

۱. در مورد زبان انتقال ثبات (RTL) کدام یک از گزینه‌های زیر صحیح است؟

الف. یکی از پیچیده‌ترین زبانهای توصیف نرم‌افزار است.

ب. تنها برای توصیف انتقال اطلاعات موجود در زیربرنامه‌ها بکار می‌رود.

ج. هر الگوریتم نرم‌افزاری که بخواهد به یک سخت‌افزار تبدیل شود، قابل توصیف توسط این زبان است.

د. اساس زبان انتقال رجیستر زبان C++ و برنامه‌نویسی منطقی است.

۲. در کدام یک از موارد زیر، برای یک گذرگاه مشترک (BUS) با استفاده از گیت‌های سه حالت به تعداد کمتری گیت سه حالت نیاز است؟

الف. ۳۲ تا ثبات ۱۶ بیتی ب. ۱۶ تا ثبات ۳۲ بیتی ج. ۴ تا ثبات ۶۴ بیتی د. الف و ب

۳. برای ساخت یک واحد عملیاتی از ALU که عمل A-1 را برای ورودی چهار بیتی A انجام دهد، کدامیک از بسته‌های زیر کفایت می‌کند؟

الف. چهار تا نیم جمع کننده ب. سه تا نیم جمع کننده و یک تمام جمع کننده

ج. سه تا تمام جمع کننده و یک نیم جمع کننده د. چهار تا تمام جمع کننده

۴. خروجی هشت ثبات $R_0, R_1, R_2, \dots, R_7$ از طریق یک 8×1 MUX (R_0 خط 0، R_1 خط 1 و ...) به ورودیهای ثبات نهم R_9 وصل شده‌اند و انتقالات لازم توسط هشت متغیر زمانبندی T_0 تا T_7 به صورت زیر تعیین می‌شود، در ضمن متغیرهای زمانی T_0 تا T_7 دو به دو جدا از هم هستند و در هر زمان دقیقا یکی از آنها برابر 1 است. تابع کنترل خط انتخاب S_0 (با فرض آنکه S_0 کم ارزش-ترین خط انتخاب از سه خط S_0, S_1, S_2) کدام است؟

$$\begin{array}{ll} \text{الف. } S_0 = \sum_{i=0}^3 T_{2i+1} & \text{ب. } S_0 = \sum_{i=0}^3 T_{2i} \\ \text{ج. } S_0 = \sum_{i=0}^3 T_i & \text{د. } S_0 = \sum_{i=4}^7 T_i \end{array}$$
$$\begin{array}{l} T_0 : R_9 \leftarrow R_0 \\ T_1 : R_9 \leftarrow R_1 \\ \vdots \\ T_7 : R_9 \leftarrow R_7 \end{array}$$

توجه: برای پاسخگویی به سوالات ۵ تا ۹ شکل شماره یک (کامپیوتر پایه به همراه گذرگاه مشترک) را در نظر بگیرید.

۵. کدامیک از گزاره‌های زیر صحیح است ؟

الف. عمل $AC \leftarrow DR$ یک ریزعمل انتخاب BUS و عمل $DR \leftarrow AC$ ، یک ریز عمل ALU است.

ب. عمل $DR \leftarrow AC$ یک ریزعمل انتخاب BUS و عمل $AC \leftarrow DR$ ، یک ریزعمل ALU است.

ج. عمل $DR \leftarrow AC$ و عمل $AC \leftarrow DR$ ، هر دو ریزعملهای انتخاب BUS هستند.

د. عمل $DR \leftarrow AC$ و عمل $DR \leftarrow AC$

۶. در دستورات کامپیوتر طراحی شده براساس شکل شماره یک، اگر روش آدرس دهی غیرمستقیم نباشد و فقط مستقیم باشد، برای دستورات ورودی و خروجی و دستورات مراجعه به حافظه، به ترتیب چه تعداد پالس ساعت صرفه جویی خواهد شد؟
- الف. برای دستورات ورودی و خروجی، یک پالس ساعت و برای دستورات مراجعه به حافظه، دو پالس ساعت.
- ب. برای دستورات ورودی و خروجی، دو پالس ساعت و برای دستورات مراجعه به حافظه، یک پالس ساعت.
- ج. برای دستورات ورودی و خروجی، صفر پالس ساعت و برای دستورات مراجعه به حافظه، یک پالس ساعت.
- د. برای دستورات ورودی و خروجی، یک پالس ساعت و برای دستورات مراجعه به حافظه، یک پالس ساعت.

۷. بر اساس شمای حافظه زیر فرض کنید اینک نوبت اجرای دستور BSA ذخیره شده در آدرس 20 رسیده است پس از آنکه این دستور اجرا گردد و انشعاب به زیربرنامه یا روال صورت گیرد محتوای کدامیک از خانه های زیر برابر 21 خواهد بود؟

الف. M[225]

ب. M[22]

ج. M[175]

د. M[226]

آدرس	محتوای حافظه		
	I	Opcode	Address
20	1	BSA	175
21	دستور بعدی		
⋮	⋮		
175	225		
⋮	⋮		
225			
226	زیربرنامه مربوطه		
⋮	↓		
	1	BUN	225
⋮	⋮		
⋮	⋮		

۸. با توجه به فاز Fetch و Decode زیر مشخص کنید توابع کنترل خطوط انتخاب S_0 ، S_1 و S_2 کدام است؟

$$T_0 : AR \leftarrow PC;$$

$$T_1 : IR \leftarrow M[AR] , PC = PC + 1;$$

$$T_2 : D_0 \dots D_7 \leftarrow \text{Decode } IR(12-14), AR \leftarrow IR(0-11), I \leftarrow IR(15);$$

الف. $S_2 = T_0 + T_1$ و $S_1 = T_1 + T_2$ ، $S_0 = T_1 + T_2$

ب. $S_2 = T_1 + T_2$ و $S_1 = T_0 + T_1$ ، $S_0 = T_1 + T_2$

ج. $S_2 = T_1 + T_0$ و $S_1 = T_0 + T_1$ ، $S_0 = T_0 + T_1 + T_2$

د. $S_2 = T_2$ و $S_1 = T_0 + T_1$ ، $S_0 = T_1$

۹. پس از اجرای قطعه برنامه زیر که از آدرس شروع 020 در حافظه ذخیره شده است، محتوای PC به کدام دستور اشاره خواهد کرد؟

آدرس	محتوای حافظه		
	I	Opcode / Address	
020	1	LDA	175
021	0	CMA	
022	0	INC	
023	0	ADD	177
024	0	SPA	
025	1	BUN	178
026	0	SZA	
027	0	BUN	177
028	1	BUN	180
029	0	HLT	
⋮		⋮	
175		176	
176		177	
177		178	
178		179	
180		181	
⋮		⋮	

الف. PC=178

ب. PC=179

ج. PC=180

د. PC=181

توجه: برای جواب دادن به سوالات ۱۰ تا ۱۳ از شکل‌های شماره ۲ و ۳ و جدول ۱ استفاده کنید.

۱۰- فرض کنید حافظه کنترلی 1024 کلمه 512 بیتی دارد ریز دستورالعمل‌ها دارای سه میدان هستند، میدان ریز عمل‌ها 128 بیتی است. میدان آدرس انشعاب چند بیتی می‌باشد؟

د. ۱۰ بیتی

ج. ۹

ب. ۸ بیتی

الف. ۷ بیتی

۱۱. برای پیدا کردن آدرس بعدی، پس از اجرای هر ریز برنامه مربوط به یک دستورالعمل، چه عملی صورت می‌گیرد؟

ب. Decode

الف. عمل Fetch

د. هر یک از گزینه‌های الف، ب و ج می‌تواند صحیح باشد.

ج. Indirect

۱۲. با توجه به نحوه یافتن آدرس بعدی در ریز برنامه‌ها، چه تعداد ریز برنامه تودرتو بازگشتی می‌توان نوشت که همدیگر را فراخوانی کنند. (منظور این است که عمق فراخوانی چیست؟ بطور نمونه اگر A، B را و C، B را فراخوانی کند گوئیم عمق فراخوانی ۲ است)

د. 3

ج. 2

ب. 1

الف. 0

۱۳. با فرض آنکه هر روتین ریز برنامه (MicroProgeram) بخواهد ۱۶ ریز دستور را مهیا کند و کد عمل ۶ بیتی و حافظه کنترلی ۲۰۴۸ کلمه ای باشد کدام نگاشت (MAP) زیر لازم است؟ (نگاشت کد عمل به آدرسی از حافظه کنترلی)

الف. چهار صفر در سمت راست و یک صفر در سمت چپ کد عمل

ب. دو صفر در سمت راست و یک صفر در سمت چپ کد عمل

ج. سه صفر در سمت راست و دو صفر در سمت چپ کد عمل

د. دو صفر در سمت راست و چهار صفر در سمت چپ کد عمل

۱۴. وقفه نرم افزاری چگونه رخ می دهد؟

الف. توسط یک سیگنال داخلی رخ می دهد.

ج. توسط اجرای یک دستورالعمل از برنامه اصلی رخ می دهد

ب. توسط یک سیگنال خارجی رخ می دهد.

د. الف یا ب

۱۵. برای محاسبه عبارت $X=(A+B)*(C+D)$ در یک کامپیوتر با دستورات دو آدرس، حداقل به چند دستورالعمل نیاز است؟ (A ، B ، C و X همگی مکانهای حافظه هستند.)

الف. ۸

ب. ۷

ج. ۶

د. ۳

۱۶. یک کد دستور باردهی AC، به طول دو کلمه در آدرس N حافظه بصورت زیر ذخیره شده است. بخش آدرس این دستور M است. آدرس موثر براساس روش آدرس دهی نسبی کدام است؟

الف. $N+M+1$

ب. $N+M+2$

ج. $N+M+W$

د. $N+W+2$

آدرس	محتوای حافظه	
	روش آدرس دهی	کد عمل برای باردهی AC
N		
N+1	M = آدرس	
N+2	دستور بعدی	
⋮	⋮	
M	P	
W	X	
X	Z	
⋮	⋮	
Z	S	

PC
N

XR
W

۱۷. بیت وضعیت سرریز (V) در عملیات های حسابی در ALU، چگونه محاسبه می شود؟

الف. از طریق XNOR کردن ۲ رقم نقلی آخری

ج. از طریق XOR کردن ۲ رقم نقلی آخری

ب. از طریق NOR کردن ۲ رقم نقلی آخری

د. از طریق OR کردن ۲ رقم نقلی آخری

۱۸. کدام ویژگی زیر از ویژگی های کامپیوترهای RISC است؟

الف. تعداد دستورات زیاد

ج. قالب دستورات با طول ثابت

ب. انواع متنوعی از روش های آدرس دهی

د. اجرای دستورات در بیش از یک سیکل

۱۹. بیشتر سیستم های چند پردازنده ای و سیستم های چند کامپیوتری، در کدام دسته از طبقه بندی Flynn قرار دارد؟

الف. SISD

ب. SIMD

ج. MISD

د. MIMD

۲۰. فرض کنید برای یک عمل، بدون استفاده از خط لوله عملیات جمع به 60ns زمان نیاز دارد، حال اگر از یک خط لوله ۴ قطعه‌ای با ثباتهای واسط دارای تاخیر 30ns، استفاده کنیم. به ازای چه تعداد دستور متوالی، زمان اجرا با خط لوله و زمان اجرا بدون خط لوله مساوی خواهد بود؟

- الف. 1 ب. 2 ج. 3 د. 4

۲۱. در خط لوله کامپیوترهای RISC، بطور معمول از سه قطعه A، I و E استفاده می‌شود. عمل Decode دستور و عمل انتقال آدرس انشعاب به PC، در کدام یک از قطعه‌ها، صورت می‌گیرد؟

- الف. عمل Decode دستور در قطعه A و عمل انتقال آدرس انشعاب به PC در قطعه E
ب. عمل Decode دستور در قطعه I و عمل انتقال آدرس انشعاب به PC در قطعه A
ج. عمل Decode دستور در قطعه A و عمل انتقال آدرس انشعاب به PC در قطعه A
د. عمل Decode دستور در قطعه I و عمل انتقال آدرس انشعاب به PC در قطعه E

۲۲. در خط لوله کامپیوترهای RISC بطور معمول، استفاده از تغییر در آرایش دستورالعمل‌ها به عنوان راه‌حل در کدامیک از موارد زیر بکار می‌رود؟

- الف. برای رفع مشکل وابستگی داده‌ها (مشکل غیاب داده‌ها)
ب. برای رفع مشکل انشعاب
ج. برای رفع مشکل وابستگی داده‌ها (مشکل غیاب داده‌ها) و مشکل انشعاب و مشکل چند برگی کردن حافظه
د. برای مشکل چند برگی کردن حافظه

۲۳. در کامپیوتری با کلمات ۴۸ بیتی، محدوده اعداد ممیز ثابت علامت‌دار و محدوده اعداد ممیز شناور علامت‌دار با فرض ۳۶ بیت برای مانتیس و ۱۲ بیت برای نما، کدام است؟ (گزینه‌ها را به ترتیب از راست به چپ بخوانید)

- الف. $(2^{47} - 1) \pm$ و $2^{2047} \times (1 - 2^{-36}) \pm$ ب. $(2^{48} - 1) \pm$ و $2^{12} \times (1 - 2^{-36}) \pm$
ج. $(2^{47} - 1) \pm$ و $2^{2048} \times (1 - 2^{-35}) \pm$ د. $(2^{47} - 1) \pm$ و $2^{2047} \times (1 - 2^{-35}) \pm$

۲۴. برای جمع داده‌های BCD با k رقم BCD، با بکارگیری بلوک جمع کننده BCD کدامیک از روش‌ها به تعداد بیشتری جمع‌کننده BCD نیاز دارد و کدامیک کندتر است؟ (گزینه‌ها را به ترتیب از راست به چپ بخوانید)

- الف. روش موازی و روش تمام سری
ب. روش موازی و روش رقم سری-بیت موازی
ج. روش رقم سری-بیت موازی و روش تمام سری
د. روش تمام سری و روش موازی

۲۵. تبادل داده بین CPU با دستگاه‌های I/O به کدام روش‌های زیر صورت می‌گیرد؟

- روش اول: I/O برنامه نویسی شده روش دوم: I/O بطریقه وقفه
روش سوم: استفاده از کامپایلر سطح بالا روش چهارم: دستیابی مستقیم به حافظه (DMA)
الف. روش‌های اول، دوم و سوم ب. روش‌های اول، سوم و چهارم

ج. روش‌های اول، دوم و چهارم

۲۶. در روش وقفه اولویت‌دار موازی، برای فلیپ‌فلاپ IST کدام گزینه صحیح است؟

الف. این فلیپ فلاپ تواناساز وقفه است. ب. نتیجه INTACK را حفظ می‌کند.

ج. بیت شماره صفر آدرس بردار VAD را نگهداری می‌کند. د. این فلیپ فلاپ وقتی یک وقفه پوشش نیافته رخ دهد، 1 می‌گردد.

۲۷. کدامیک از شیوه‌های انتقال زیر برای دستگاه‌های سریع مانند دیسک مغناطیسی که بوسیله DMA، عملیات انتقال خود را انجام می‌دهند ضروری است

الف. سرقت سیکل (Cycle Stealing) ب. انتقال یکباره (Burst Transfer)

ج. انتقال پشته (Stack Transfer) د. انتقال صف (Queue Transfer)

۲۸. برای داشتن حافظه 4096 بایتی، از تعدادی مدار مجتمع حافظه RAM با ظرفیت 64×8 استفاده می‌شود. چه تعداد خط آدرس برای تمامی مدارهای مجتمع RAM، مشترک خواهد بود؟

الف. 11 ب. 9 ج. 7 د. 6

۲۹. زمان دسترسی دستیابی یک حافظه کش 100ns و حافظه اصلی 1000ns است. پیش‌بینی می‌شود نسبت برد برای دستیابی‌های خواندن از حافظه کش برابر 0.9 است. متوسط زمان دستیابی برای یک تقاضای خواندن چند است؟

الف. 200ns ب. 100ns ج. 190ns د. 210ns

۳۰. اگر در زمان قرارگرفتن یک کلمه در حافظه کش، عملیات بهنگام‌سازی چندین بار رخ دهد، کدامیک از روش‌های زیر برای نوشتن در حافظه کش، مناسب است؟

الف. رویه کامل‌نویسی (Write-Through) ب. روش پس‌نویسی (Write-Back)

ج. روش پیش‌نویسی (Write-Front) www.nashr-estekhdam.ir (Error)

ب	16
ج	17
د	18
د	19
ج	20
د	21
ب	22
د	23
ب	24
ج	25
د	26
ب	27
د	28
الف	29

ج	1
ج	2
ج	3
الف	4
ب	5
ج	6
الف	7
ب	8
د	9
د	10
الف	11
ب	12
الف	13
ج	14

۱. ریز عمل‌های منطقی برای دستکاری بیت‌های یک ثابت (فرض A) با استفاده از یک ثابت دیگر (فرض B) که به آن عملوند منطقی گفته می‌شود، بکار می‌رود. با این توصیف عمل نشانیدن انتخابی و پاک کردن انتخابی را به ترتیب با کدام ریز عمل‌ها می‌توان توصیف کرد؟

- الف. $A = A \wedge B$, $A = A \vee B$
 ب. $A = \bar{A} \wedge B$, $A = A \vee B$
 ج. $A = A \text{ XOR } B$, $A = A \vee \bar{B}$
 د. $A = A \vee B$, $A = A \vee \bar{B}$

۲. با ۴ عدد نیم جمع‌کننده (HA) چه عملیاتی را می‌توان انجام داد؟ فرض کنید ورودی‌ها A و B و خروجی، S باشد و همگی ۴ بیتی باشند.

- الف. $D=A-1$, $D=A+1$, $D=A$
 ب. $D=A.B$, $D=A+B$
 ج. $D=A+1$, $D=A$
 د. $D=A+B+1$, $D=A+B$

۳. کدام عبارت در مورد عمل شیفت درست است؟ فرض کنید عدد n بیتی و به صورت زیر باشد:

R_{n-1}	R_{n-2}	...	R_0
-----------	-----------	-----	-------

- الف. شیفت حسابی به راست عدد را در دو ضرب می‌کند.
 ب. در شیفت منطقی علامت عدد تغییر نمی‌کند.
 ج. در شیفت حسابی به چپ همیشه بیت R_{n-2} در R_{n-1} کپی می‌شود.
 د. در شیفت حسابی به چپ هیچگاه سمت چپ‌ترین بیت تغییر نمی‌کند.
 ۴. برای تبدیل عدد هشت بیتی از $A = 11011001$ به $A = 11111101$ مقدار B و ریز عمل انجام شده چه باید باشد؟
 الف. $B = 00000011$ و عمل پوشش یا ماسک
 ب. $B = 11111100$ و نشانیدن انتخابی
 ج. $B = 11011011$ و عمل متمم‌سازی انتخابی
 د. $B = 11111100$ و عمل پوشش یا ماسک
 ۵. برای انجام محاسبات و اجرای توابع کدام مجموعه دستورات کافی هستند؟

۱. دستورات حسابی منطقی شیفت

۲. دستورات تبادل اطلاعات با حافظه و ثابت‌ها

۳. دستورات ورودی و خروجی

۴. دستورات کنترل و چک وضعیت

- الف. فقط ۱
 ب. ۱ و ۲ و ۳
 ج. ۱ و ۲
 د. ۱ و ۲ و ۳ و ۴

۶. در یک کامپیوتر پایه با ۱۶ KB حافظه و ۷ عدد دستور حافظه‌ای با آدرس‌دهی (مستقیم یا غیرمستقیم) و ۱۸ عدد دستور ثباتی و ورودی خروجی، قالب دستورالعمل حداقل چند بیتی است؟

- الف. ۱۶
 ب. ۱۷
 ج. ۱۸
 د. ۲۵

۷. در مورد پرچم‌های ورودی و خروجی FGI و FGO کدام گزینه غلط است ؟

الف. FGI برای همزمان کردن سرعت جریان اطلاعات بین وسیله ورودی و کامپیوتر لازم است .

ب. وقتی چاپگر اطلاعاتی را چاپ می‌کند FGO را یک می‌کند .

ج. $FGI=1$ یعنی اطلاعات موجود در INPR معتبر است.

د. $FGI=0$ یعنی صفحه کلید اطلاعات جدیدی را در ثبات INPR نوشته است .

۸. ترتیب انجام عملیات زیر در سیکل وقفه کدام است ؟ (ترتیب جواب‌ها از راست به چپ)

۱. انشعاب به خانه 1 و $1 \leftarrow PC$

۲. $IEN \leftarrow 0$, $R=0$

۳. ذخیره آدرس بازگشت در مکان 0 ($M[0] \leftarrow PC$)

د. ۱، ۳، ۲

ج. ۳، ۱، ۲

ب. ۳، ۲، ۱

الف. ۳، ۱، ۲

۹. می‌دانیم که سیکل دستور در کامپیوتر پایه شامل ۴ فاز است ، کدام فاز در برخی دستورات قابل حذف و یا ادغام در فازهای

دیگر است ؟

ب. دیکد کردن دستور

الف. برداشت یک دستور از حافظه

د. اجرای دستورالعمل

ج. خواندن آدرس موثر

۱۰. فرض کنید فاز برداشت و دیکد دستورات زیر انجام شده است با فرض آدرس‌دهی مستقیم کدام دستور برای ادامه عملکرد

خود نیازی به مراجعه مجدد به حافظه ندارد ؟

د. BSA

ج. AND

ب. ISZ

الف. BUN

۱۱. دو نوع سازمان کنترل عمده وجود دارد ، کنترل سخت‌افزاری و کنترل ریز برنامه‌نویسی در این مورد کدام گزینه صحیح

است ؟

الف. کنترل ریز برنامه‌نویسی سرعت بالاتری را ارائه می‌دهد .

ب. در کنترل ریز برنامه‌نویسی بدون تغییر مدارات و سیم‌بندی می‌توان عملکرد CPU را تغییر داد .

ج. در کنترل سخت‌افزاری تغییر عملکرد CPU به راحتی انجام می‌شود .

د. حافظه کنترل جزء اساسی در کنترل سخت‌افزاری است .

۱۲. در سازمان کنترل ریز برنامه‌نویسی شده (شکل روبرو) کدام یک از قسمت‌های زیر می‌تواند حذف شود و در چه صورت

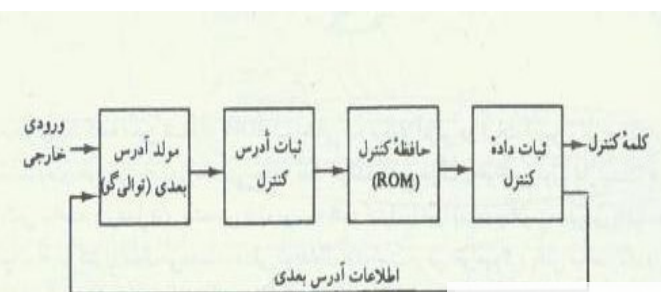
این اتفاق می‌افتد؟

الف. ثبات داده کنترل در صورت استفاده از پالس ساعت تک فاز

ب. ثبات آدرس کنترل در صورت استفاده از پالس ساعت تک فاز

ج. ثبات داده کنترل در صورت استفاده از پالس ساعت دو فاز

د. ثبات آدرس کنترل در صورت استفاده از پالس ساعت دو فاز



۱۳. اگر در کامپیوتری قالب نگاشت دستورالعمل به صورت 000XX0000 باشد تعداد کل دستورالعمل‌ها، حداکثر حافظه کنترل و حداکثر تعداد دستورات هر روال زیربرنامه به ترتیب چقدر است؟
- الف. ۱۶ و ۵۱۲ و ۴ ب. ۴ و ۶۴ و ۱۶ ج. ۴ و ۵۱۲ و ۱۶ د. ۱۶ و ۶۴ و ۴
۱۴. کامپیوتری دارای ۳۲ ثبات، یک ALU با ۱۶ عمل و یک شیفت دهنده با ۸ عمل می‌باشد که به یک گذرگاه مشترک وصل هستند. کلمه کنترل ریزعمل‌ها دارای چند بیت می‌باشد؟
- الف. ۷ بیت ب. ۱۲ بیت ج. ۱۷ بیت د. ۲۲ بیت
۱۵. در کامپیوترهای سازمان یافته با پشته:
- الف. تمام دستورات صفر آدرسه‌اند.
- ب. فقط دستورات POP, Push صفر آدرسه‌اند.
- ج. فقط دستورات محاسباتی صفر آدرسه‌اند.
- د. دستورات محاسباتی و دستورات POP, Push صفر آدرسه‌اند.
۱۶. کدام گزینه، جزو دلایل استفاده کامپیوترها از روش‌های آدرس‌دهی مختلف نمی‌باشد؟
- الف. امکان اندیس‌دهی داده‌ها و تغییر مکان در برنامه را می‌دهند.
- ب. امکان استفاده از اشاره‌گر و شمارنده در برنامه را می‌دهند.
- ج. امکان استفاده از حافظه بیشتر را فراهم می‌کنند.
- د. تعداد بیت‌های قالب دستورالعمل را کاهش می‌دهند.
۱۷. کدام روش آدرس‌دهی از فرمول زیر برای محاسبه آدرس موثر استفاده می‌کند؟
آدرس موثر = بخش آدرس دستور + محتوای ثبات در CPU
- الف. غیر مستقیم ب. ضمنی ج. نسبی د. غیرمستقیم ثباتی
۱۸. پس از تفریق دو عدد علامت‌دار A, B به صورت (A.B) بیت‌های وضعیت به صورت زیر است:
- (S=1 و V=0 و C=1 و Z=0) چه نتیجه‌ای می‌توان گرفت؟
- الف. A < B ب. A > B ج. A ≥ B د. یکی از دو عدد A یا B منفی‌اند
۱۹. می‌دانیم که کامپیوترهای پر دستور برای پردازش دستورات نیاز به ۶ مرحله دارند. برای ایجاد خط لوله چهار مرحله‌ای باید دو مرحله از این مراحل حذف و یا ادغام شوند. این دو مرحله کدامند؟
- الف. مرحله دیکد دستور و مرحله برداشت عملوند از حافظه
- ب. مرحله محاسبه آدرس موثر و مرحله ذخیره نتایج
- ج. مرحله محاسبه آدرس موثر و مرحله برداشت عملوند از حافظه
- د. مرحله برداشت عملوند از حافظه و مرحله ذخیره نتایج

۲۰. در سیستم‌های خط لوله‌ای و پردازش برداری در حافظه‌های ماژولی (برگی شده) زمان موثر سیکل حافظه چقدر کاهش می‌یابد ؟

الف. متناسب با تعداد قطعات خط لوله

ب. متناسب با تعداد قطعات خط لوله و تعداد ماژول‌ها

ج. متناسب با تعداد ماژول‌های حافظه

د. متناسب با تعداد گذرگاه‌های مشترک

۲۱. کدام یک از موارد زیر جزو بخش‌های مختلف الگوریتم تقسیم ممیز شناور نمی‌باشد ؟

الف. چک کردن برای وجود صفر

ب. هم ردیف کردن مقسوم

ج. مقداردهی اولیه به ثبات‌ها

د. نرمالیزه کردن حاصل

۲۲. روش اصلاح فروریز در عمل تفریق ممیز شناور چگونه است ؟

الف. شیفت مانتیس به چپ و افزایش نما

ب. شیفت مانتیس به راست و افزایش نما

ج. شیفت مانتیس به چپ و کاهش نما

د. شیفت مانتیس به راست و کاهش نما

۲۳. در ضرب دو عدد $(10010) \times (11001)$ با استفاده از روش ضرب بوت ، پس از سه مرحله مقدار موجود در (AC.QR) چقدر است ؟

فرض کنید $n=5$ باشد ، و مضروب (11001) در BR و مضروب فیه (10010) در QR قرار دارد .

الف. 0111001010 ب. 111001010 ج. 0001110100 د. 0000111010

۲۴. کدام یک از مزایای استفاده از نماهای بایاس شده در عملیات ممیز شناور نمی‌باشد ؟

الف. جلوگیری از ایجاد فروریز یا سرریز در محاسبه نماها

ب. امکان استفاده از مقایسه‌گر بجای تفریق‌کننده در محاسبه نماها

ج. مقایسه نماها بدون توجه به علامت آنها امکان‌پذیر است .

د. روش نمایش عدد صفر را اصلاح می‌کند .

۲۵. روی یک خط 1800.Baud با هریک از روش‌های زیر به ترتیب چند کاراکتر در هر ثانیه ارسال می‌شود ؟ (کد کاراکترها را هشت بیتی فرض کنید) .

روش اول : ارسال سری همگام (همزمان)

روش دوم : ارسال سری غیر همگام (با دو بیت توقف)

روش سوم : ارسال سری غیر همگام (با یک بیت توقف)

ب. ۲۰۰ و ۱۵۰ و ۱۶۴

الف. ۲۲۵ و ۱۶۴ و ۱۸۰

د. ۲۰۰ و ۱۸۰ و ۲۰۰

ج. ۲۲۵ و ۱۸۰ و ۲۰۰

۲۶. هنگام ارتباط با وسایل ورودی خروجی، مزیت اصلی استفاده از انتقال داده به کمک وقفه در برابر انتقال تحت کنترل برنامه بدون استفاده از وقفه چیست؟

الف. امکان سرویس‌دهی به تعداد بیشتری وسیله I/O

ب. به سخت افزار ساده‌تری نیاز دارد

ج. امکان ارتباط مستقیم وسیله I/O با حافظه بدون گرفتن وقت CPU

د. امکان استفاده بیشتر از توانایی‌های CPU

۲۷. در روش دستیابی مستقیم به حافظه (DMA) در حین انتقال اطلاعات از I/O به حافظه، CPU در چه وضعیتی قرار دارد؟

الف. به کار عادی خود ادامه می‌دهد.

ب. آدرس‌های مورد نیاز را فراهم می‌کند و بر عملیات نظارت دارد.

ج. بیکار است و هیچ کنترلی بر گذرگاه‌ها ندارد.

د. به وقفه مربوط به وسیله I/O رسیدگی می‌کند.

۲۸. کدام گزینه در مورد "فضای آدرس" و "فضای حافظه" در بحث حافظه‌های مجازی درست است؟

الف. "فضای آدرس" مجموعه آدرس‌های تولید شده توسط برنامه می‌باشد.

ب. "فضای آدرس" به مجموعه آدرس‌های حافظه اصلی می‌گویند.

ج. "فضای حافظه" به مجموعه آدرس‌های حافظه کمکی اشاره می‌کند.

د. "فضای حافظه" ممکن است بزرگتر از "فضای آدرس" باشد.

۲۹. سیاست LRU در جایگزینی صفحات در حافظه مجازی کدام صفحه را برای حذف از حافظه اصلی انتخاب می‌کند؟

الف. قدیمی‌ترین صفحه بار شده در حافظه

ب. صفحه‌ای که کمترین ارجاع CPU به آن انجام شده است.

ج. قدیمی‌ترین صفحه مورد استفاده توسط CPU

د. صفحه‌ای که شماره آن در بالای پشته‌ی مربوط به شماره صفحات قرار دارد.

۳۰. یک سیستم دیسک مغناطیسی دارای پارامترهای زیر است:

T_s : زمان متوسط لازم برای قرار گرفتن هد مغناطیسی روی یک شیار

R : سرعت چرخش دیسک بر حسب دور بر ثانیه

N_t : تعداد بیت‌ها در شیار

N_s : تعداد بیت‌ها در قطاع

زمان متوسط T_a که برای خواندن یک قطاع لازم است چقدر می‌باشد؟

$$T_a = T_s + \frac{1}{2R} + \frac{NS}{N_t} \times \frac{1}{R} \quad \text{ب.}$$

$$T_a = T_s + \frac{1}{2R} + \frac{NS}{N_t} \quad \text{الف.}$$

$$T_a = T_s + \frac{NS}{N_t} \times \frac{1}{2R} \quad \text{د.}$$

$$T_a = T_s + \frac{NS}{N_t} \times \frac{1}{R} \quad \text{ج.}$$

1	الف
2	ب
3	ج
4	د
5	هـ
6	و
7	ز
8	ح
9	ط
10	ق
11	ك
12	ل
13	م
14	ن
15	ي
16	هـ
17	و
18	ق
19	ك
20	هـ
21	ي
22	هـ
23	د
24	الف
25	الف
26	ب
27	ج
28	ق
29	د
30	د

$$T: R_2 \leftarrow R_1, R_1 \leftarrow R_2$$

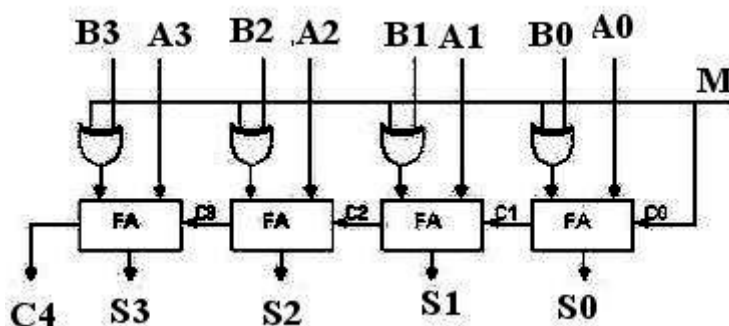
۱. اگر $T=1$ باشد محتوای دو ثبات R_1 و R_2 را در یک پالس ساعت با یکدیگر عوض کن.

۲. اگر $T=1$ باشد محتوای ثبات R_1 به R_2 منتقل کن و سپس هنگامی که $T=0$ است محتوای ثبات R_2 را به R_1 منتقل کن.

۳. محتوای دو ثبات R_1, R_2 را باهم عوض کن.

۴. محتوای دو ثبات R_2, R_1 را باهم برابر کن.

۲- شکل زیر مربوط به کدام مدار است؟



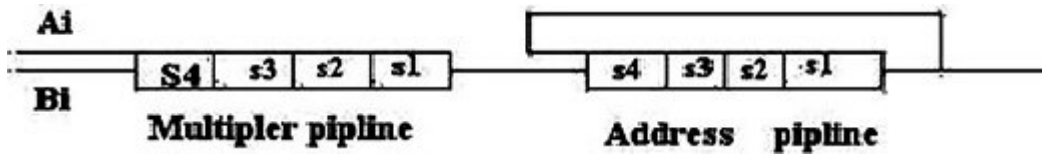
۱. جمع کننده وافزایشگر ۴ بیتی

۲. جمع کننده ۲ و تفریق کننده ۲ بیتی

۳. جمع کننده و تفریق کننده ۴ بیتی

۴. جمع کننده ۲ بیتی

۳- سیستم خط لوله زیر چه عملی انجام می دهد؟



۰۲ محاسبه ضرب داخلی دو آرایه B و A

۰۱ ضرب دو آرایه A و B

۰۴ ضرب ماتریسی A و B

۰۳ محاسبه ضرب خارجی دو آرایه A و B

۴- تعداد کلاک سیکل ها برای پردازش ۲۰۰ عدد تکلیف در یک خط لوله شش قطعه کدام است؟

۰۴ . ۲۰۵

۰۳ . ۲۰۵۰

۰۲ . ۱۲۰

۰۱ . ۱۲۰۰

۵- در یک سیستم بدون خط لوله در $50ns$ یک تکلیف را پردازش می کند. همان تکلیف را می توان در یک خط لوله با شش قطعه و با پالس $10ns$ پردازش نمود. نرخ افزایش سرعت پردازش را برای سیستم خط لوله با ۱۰۰ عدد تکلیف به دست آورید.

۰۴ . ۴

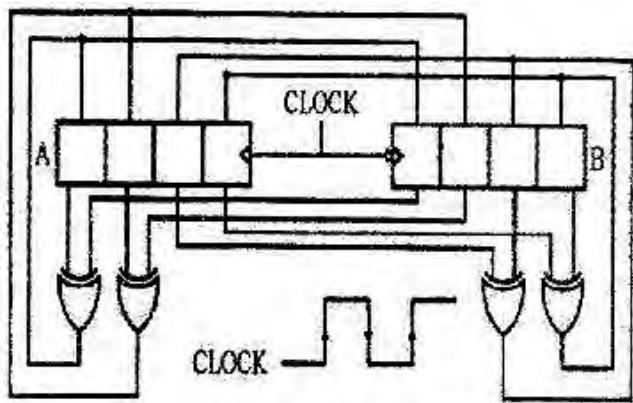
۰۳ . ۵/۸۱

۰۲ . ۴/۸۱

۰۱ . ۵

۶- در شکل زیر ثبات A با لبه بالارونده و ثبات B با لبه پایین رونده اطلاعات اعمال شده به ورودی خود را بار می کند. بعد از

اعمال سیگنال clock چه اتفاقی می افتد؟



۰۲ ثبات A با مقدار $B+A$ و ثبات B با صفر بار می شود.

۰۱ محتوای دوثبات A و B جابجا می شود.

۰۴ محتوای دوثبات تغییر نمی کند.

۰۳ هر دو ثبات A و B با مقدار $A+B$ بار می شوند.

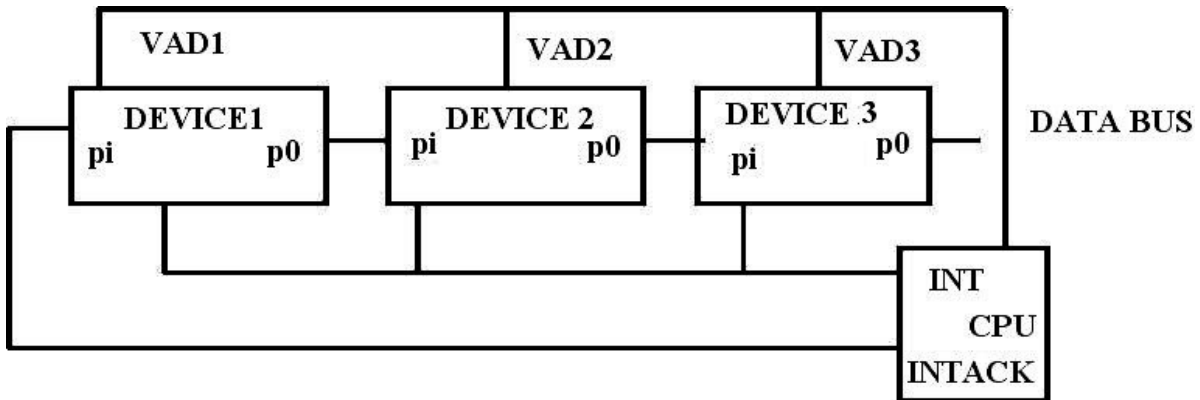
۷- یک ضرب سه بیتی در سه بیتی را با کدام عناصر زیر می توان انجام داد؟

۱. ۹ گیت AND و ۲ جمع کننده تمام افزار (Full Adder) ۲. ۶ گیت AND و ۲ جمع کننده تمام افزار (Full Adder)
۳. ۹ گیت AND و ۳ جمع کننده تمام افزار (Full Adder) ۴. ۶ گیت AND و ۳ جمع کننده تمام افزار (Full Adder)

۸- کدام عبارت در مورد جمع کننده- تفریق کننده سلول ددهی با روش BCD و افزونی ۳ درست است؟

۱. مدار مکمل گیر ۹، جمع کننده - تفریق کننده افزونی ۳ به راحتی طراحی می شود.
۲. مدار مکمل گیر ۹، جمع کننده - تفریق کننده BCD به راحتی طراحی می شود.
۳. تفاوتی بین جمع کننده- تفریق کننده BCD و افزونی ۳ وجود ندارد.
۴. مدار مکمل گیر ۹، جمع کننده و تفریق کننده با هیچ کدام از روش های گفته شده طراحی نمی شود.

۹- در شکل زیر دستگاه ۱ یک وقفه را بعد از اینکه دستگاه ۲ در خواست وقفه را به CPU داده و قبل از اینکه INTACK دستگاه ۲ در یافت گردد به واحد CPU ارسال می نماید. بنابراین:



۱. ابتدا به در خواست دستگاه ۲ و سپس به در خواست دستگاه ۱ پاسخ داده می شود.
۲. ابتدا به در خواست دستگاه ۱ و سپس به در خواست دستگاه ۲ پاسخ داده می شود.
۳. فقط به در خواست دستگاه ۱ پاسخ داده می شود.
۴. به در خواست های ۱ و ۲ همزمان پاسخ داده می شود.

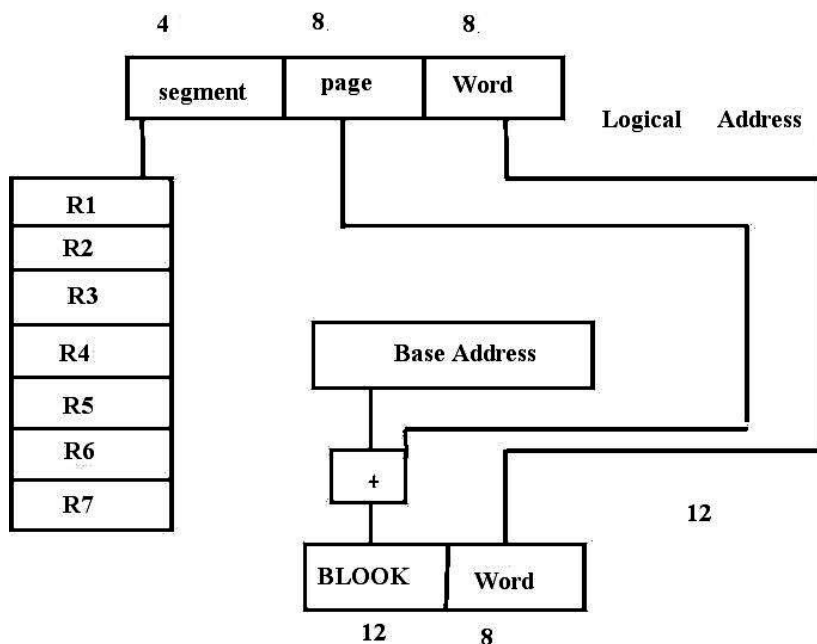
۱۰- در یک بافر FIFO با نرخ m بایت در ثانیه وارد و با نرخ n بایت در ثانیه خارج می گردد. حجم FIFO برابر K بایت است . می کشد یک بافر خالی با $m > n$ پر گردد و یک بافر پر با $n > m$ خالی گردد.

۱. $k(n-m), \frac{m-n}{k}$ ۲. $\frac{n-m}{k}, \frac{m-n}{k}$ ۳. $k(n-m), k(m-n)$ ۴. $kn-m, km-n$

۱۱- کنترل کننده DMA دارای سه ثبات است کدام ثبات شیوه انتقال را معین می کند؟

۱. ثبات آدرس ۲. ثبات شمارش کلمه ۳. ثبات کنترل ۴. ثبات داده

۱۲- در یک سیستم قطعه بندی و صفحه بندی شکل زیر، در صورتی که بخواهیم آدرس منطقی ۳۴۶۷۱ به آدرس فیزیکی ۵۳۴۸۷۱ ترجمه شود ثبات Base و مقدار آن کدام است؟



۱. ثبات R2 و ۵۳۰۲ ۲. ثبات R2 و ۵۴۰۰ ۳. ثبات R3 و ۵۳۰۲ ۴. ثبات R3 و ۵۴۰۰

۱۳- در صورتی که حافظه فیزیکی $12 \times 32K$ و اندازه حافظه Cache برابر با ۵۱۲ باشد و سیستم از نگاشت تداپیگر استفاده کند، طول هر کلمه حافظه Cache چقدر باید باشد.

۱. ۳۲ ۲. ۳۰ ۳. ۲۷ ۴. ۱۵

۱۴- اگر فضای آدرس مجازی ۲۴ بیتی و فضای آدرس فیزیکی ۱۶ بیتی و اندازه صفحه ۲k کلمه باشد و فرمت آدرس مجازی و فیزیکی به صورت زیر باشد، تعداد بیت های Block، word، page کدام است.

آدرس مجازی

page	word
------	------

آدرس فیزیکی

Block	word
-------	------

۲. page=12 ,word=11 , Block=6

۱. page=14 ,word=10 , Block=5

۴. page=13 ,word=11 , Block=4

۳. page=12 ,word=10 , Block=5

۱۵- با فرض داشتن یک ماشین پشته ای مشخص کنید دستورات زیر کدام عبارت را اجرا می کند؟

PUSH A
PUSH B
MUL
PUSH C
SUB
PUSH D
DIV

$$(A/D*B)-C \quad .۴$$

$$(A*B-C)/D \quad .۳$$

$$X=(A*B/D-C) \quad .۲$$

$$X=(A/B*D-C) \quad .۱$$

۱۶- معادل ارزیابی عبارات حسابی یا RPN عبارت زیر چیست؟

$$X = \frac{A-B+C*(D*E-F)}{G+H*K}$$

$$X = ABCDEF - * - * + GHK * + / \quad .۲$$

$$X = ABCDEFGHK - * - * + * + / \quad .۱$$

$$X = ABCDE - * F - * + GHK * + / \quad .۴$$

$$X = AB - CDE * F - * + GHK * + / \quad .۳$$

۱۷- کدام گزینه از مشخصه دستور RISC می باشد؟

۱. دستوراتی که کار خاصی انجام می دهند ولی بندرت به کار می رود.
۲. قالب دستورات با طول متغیر.
۳. دستوراتی که عملوند هارا در حافظه دستکاری می کند.
۴. روش آدرس دهی نسبتا کم

۱۸- یک کامپیوتر دارای واحد حافظه با $256K$ کلمه 32 بیتی است فرمت دستورات آن یک کلمه ای و به صورت شکل زیر است .

ADDRESS	REGCODE	OPCODE	I
---------	---------	--------	---

I: بیت مستقیم

OPCODE: کد عملوند

REGCODE: 64 رجیستر داخلی کامپیوتر را آدرس دهی می کند.

ADDRESS: آدرس اپراند دستورالعمل در حافظه است.

تعداد بیت های فیلد های فرمت دستورالعمل کامپیوتر فوق کدام است؟

۱. $I=1$ و $opcode=7$ و $REGCODE=6$ و $ADDRESS=17$

۲. $I=1$ و $opcode=7$ و $REGCODE=7$ و $ADDRESS=18$

۳. $I=1$ و $opcode=6$ و $REGCODE=7$ و $ADDRESS=17$

۴. $I=1$ و $opcode=7$ و $REGCODE=6$ و $ADDRESS=18$

۱۹- اگر بخواهیم ضرب $A = (110011)_2$ را در $B = (101110)_2$ با اعمال کد بوت (booth) انجام دهیم به ترتیب چند عمل

Shift و چند عمل Add/Sub باید انجام دهیم؟

۲. 4 Add/ sub , 5 shift

۱. 3 Add/ sub , 6 shift

۴. 8 Add/ sub , 6 shift

۳. 6 Add/ sub , 6 shift

۲۰- قالب دستورالعمل زیر مربوط به کدام یک از دستورالعملهای کامپیوتر می باشد؟

15	14	12	11	0
0	110	Address		

۱. دستورالعمل حافظه ای ، آدرس دهی مستقیم
۲. دستورالعمل حافظه ای ، آدرس دهی غیر مستقیم
۳. دستورالعمل ورودی- خروجی آدرس دهی مستقیم
۴. دستورالعمل ثباتی

۲۱- برای انجام مجموعه زیر عملیات $AC \leftarrow DR, DR \leftarrow AC$ در کامپیوتر پایه چند کلاک پالس نیاز است؟

۱. حداقل چهار پالس ساعت نیاز است.
۲. حداقل دو پالس ساعت نیاز است.
۳. حداقل یک پالس ساعت نیاز است.
۴. حداقل سه پالس ساعت نیاز است.

۲۲- RTL زیر مربوط به کدام دستورالعمل در کامپیوتر پایه (پایه کتاب موریس مانو) می باشد؟

$$D_4T_4 : PC \leftarrow AR, SC \leftarrow 0$$

۱. انشعاب با ذخیره آدرس بازگشت
۲. افزایش و گذر اگر نتیجه صفر باشد.
۳. افزایش گذر
۴. انشعاب بدون شرط

۲۳- برای پیاده سازی یک باس ۳۲ بیتی با ۱۶ رجیستر با کمک مالتی پلکسر چه تعداد مالتی پلکسر و با چه اندازه ای نیاز است؟

۱. ۳۲ مالتی پلکسر $1 \rightarrow 16$ نیاز است.
۲. ۱۶ مالتی پلکسر $1 \rightarrow 32$ نیاز است.
۳. ۵ مالتی پلکسر $1 \rightarrow 4$ نیاز است.
۴. ۱۴ مالتی پلکسر $1 \rightarrow 16$ نیاز است.

۲۴- اگر بخواهیم یک واحد حافظه با حجم ۲۰۴۸ بیت با حافظه های 128×8 RAM پیاده سازی کنیم، تعداد حافظه های مورد نیاز، تعداد خطوط باس آدرس، تعداد خطوط برای DECODE نمودن تراشه های RAM کدام است؟

۱. ۴، ۱۲، ۱۶
۲. ۴، ۱۱، ۱۶
۳. ۴، ۱۲، ۱۴
۴. ۴، ۱۲، ۱۶

۲۵- دستورالعملی که در آن محتوی PC به آدرس داده شده در دستورالعمل اضافه می شود تا آدرس موثر را بسازد از کدام یک آزمون های آدرس دهی زیر استفاده می کند؟

۱. اندیس
۲. غیر مستقیم
۳. نسبی
۴. بلا فصل

1	الف
2	ج
3	د
4	هـ
5	و
6	ز
7	ح
8	ط
9	ث
10	ج
11	د
12	هـ
13	و
14	ز
15	ح
16	ط
17	ث
18	ج
19	د
20	هـ
21	و
22	ز
23	ح
24	ط
25	ث

۱- برای ساخت یک افزایشگر موازی چهار بیتی حداقل به چه قطعاتی نیاز است؟

۱. چهار تمام جمع کننده ۲. چهار تمام جمع کننده و چهار گیت XOR

۳. یک نیم جمع کننده و ۳ تمام جمع کننده ۴. چهار نیم جمع کننده

۲- R_0, R_1 و R_2 ثبات های N بیتی هستند. فلیپ فلاپ های S, F و D به عنوان کنترل در سیستم وجود دارند. مجموعه

دستورات زیر در صورتی که سیستم در ابتدا با فعال شدن فلیپ فلاپ S شروع به کار کند، چه عملی را انجام می دهد؟

$S: S \leftarrow 0, F \leftarrow 1, D \leftarrow 0, R_2 \leftarrow 0$

$F: \text{if } (R_0 \geq R_1) \text{ then } (R_0 \leftarrow R_0 - R_1, R_2 \leftarrow R_2 + 1) \text{ else } (F \leftarrow 0, D \leftarrow 1)$

$D: \text{halt}$

۱. تقسیم R_0 بر R_1 و خارج قسمت در R_0

۲. تقسیم R_0 بر R_1 خارج قسمت در R_2 و باقیمانده در R_0

۳. تقسیم R_0 بر R_1 و خارج قسمت در R_1

۴. تقسیم R_1 بر R_0 و خارج قسمت در R_2

۳- برای ساخت یک مالتی پلکسر 16×1 ، حداقل به چه تراشه هایی نیاز داریم؟

۱. دو مالتی پلکسر 8×1 و یک مالتی پلکسر 4×1 ۲. دو مالتی پلکسر 8×1 و یک دیکودر 2×4

۳. دو مالتی پلکسر 8×1 و یک دیکودر 1×2 ۴. دو مالتی پلکسر 8×1 و یک مالتی پلکسر 2×1

۴- در یک کامپیوتر، دو دسته دستور تعریف شده که در دسته **A** دستورات دارای یک عملوند و در دسته **B**، دستورات دارای دو عملوند هستند. یک بیت برای مشخص کردن دستورات **A** و **B** از یکدیگر به کار رفته است. اگر تمام دستورات ۱۶ بیتی و تمام عملوندها حافظه ای باشند و تعداد دستورات در دسته **B** هشت دستور باشد، تعداد دستورات در دسته **A** چقدر است؟

۸ .۴

$2^9 - 1$.۳

۹ .۲

2^9 .۱

۵- در شکل زیر، برای فراخوانی درست زیر برنامه، کدام گزینه باید به جای علامت سؤال قرار گیرد؟

آدرس	محتوای حافظه		
	I	Opcode	Address
20	1	BSA	175
21	دستور بعدی		
⋮	⋮	⋮	⋮
175	225		
⋮	⋮	⋮	⋮
⋮	⋮	⋮	⋮
225	21		
226	زیر برنامه مربوطه		
⋮	↓		
⋮	?		
⋮	⋮	⋮	⋮
⋮	⋮	⋮	⋮

0 BUN 225 .۴

0 BUN 21 .۳

1 BUN 21 .۲

1 BUN 225 .۱

۶- برنامه زیر مربوط به کدام دستور العمل است؟ (توضیح اینکه **MBR(ad)** میدان **(field)** آدرس را تعیین می کند)

$t_0: M[SP] \leftarrow PC, MAR \leftarrow MBR(ad)$

$t_1: MBR \leftarrow M[MAR], SP \leftarrow SP-1$

$t_2: PC \leftarrow MBR(ad)$

۱. پرش مستقیم به یک زیر برنامه

۲. ذخیره سازی PC در پشته

۳. ذخیره سازی PC و داده ها در پشته

۴. پرش غیر مستقیم به یک زیر برنامه (Call Indirect)

۷- در مورد اعداد $x=10000$ و $y=11110000$ که بصورت مکمل ۲ نمایش داده شده اند، کدام جمله صحیح است؟

۱. حاصل جمع x و y برابر صفر خواهد بود.

۲. x نشان دهنده عدد ۱۶ و y نشان دهنده عدد ۲۴۰ است.

۳. هردو نشان دهنده عدد ۱۶- هستند.

۴. هردو نشان دهنده عدد ۱۶ هستند.

۸- با فرض داشتن یک ماشین پشته ای (stack machine)، مشخص کنید دستورات زیر کدام عبارت را اجرا می کنند؟

```
PUSH A
PUSH B
MUL
PUSH C
SUB
PUSH D
DIV
PUSH C
PUSH E
DIV
PUSH A
ADD
PUSH B
PUSH F
MUL
SUB
ADD
POP X
```

$$1. X = (A * B / D - C) + (C + A - B * F / E)$$

$$2. X = (A / D * B - C) + (A - B * F * C / E)$$

$$3. X = (A * B / C - D + A - B * F * C / E)$$

$$4. X = (A * B - C) / D + (C / E + A - B * F)$$

در کامپیوتر پایه، مقدار فعلی PC برابر $7FF\ H$ ، محتویات حافظه در آدرس $7FF\ H$ برابر $EA9F\ H$ است. محتویات حافظه در آدرس $A9F\ H$ هم $0C35\ H$ و محتویات حافظه در آدرس $C35\ H$ برابر $FFFF\ H$ می باشد. اگر 110 کد مربوط به ISZ باشد، آنگاه:

۱. پس از اجرای دستورالعمل، محتویات PC برابر $800\ H$ خواهد بود.

۲. پس از اجرای دستورالعمل، محتویات حافظه در آدرس $A9F\ H$ برابر $0C36\ H$ خواهد بود.

۳. اجرای دستورالعمل تنها محتویات PC را تغییر می دهد.

۴. اجرای دستورالعمل محتویات حافظه در آدرس $C35\ H$ را صفر می کند.

۱۰- اگر بخواهیم ضرب $A = (110011)_2$ را در $B = (101110)_2$ با اعمال الگوریتم ضرب بوت (booth) انجام دهیم، به ترتیب چند عمل Shift و چند عمل Add/Sub باید انجام دهیم؟

۲. 3 Add/ sub , 6 shift

۱. 4 Add/ sub , 5 shift

۴. 8 Add/ sub , 6 shift

۳. 6 Add/ sub , 6 shift

۱۱- یک ضرب سه بیتی در سه بیتی را با کدام عناصر زیر می توان انجام داد؟

۱. ۶ گیت $6+ \text{ And}$ جمع کننده نیم افزا

۲. ۹ گیت $3+ \text{ And}$ جمع کننده نیم افزا $3+ \text{ (Halfadder)}$ جمع کننده تمام افزا (Full adder)

۳. ۹ گیت $6+ \text{ And}$ جمع کننده تمام افزا + ۳ جمع کننده نیم افزا

۴. ۶ گیت $3+ \text{ And}$ جمع کننده نیم افزا + ۶ جمع کننده تمام افزا

۱۲- فرض کنید حافظه کنترلی 1024 کلمه 512 بیتی دارد. ریز دستورالعمل ها دارای سه میدان هستند. میدان ریزعمل ها 128 بیتی است. میدان آدرس انشعاب چند بیتی می باشد؟

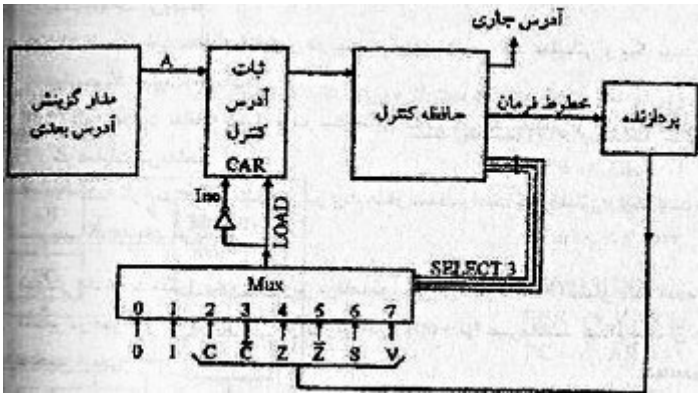
۴. ۷ بیتی

۳. ۸ بیتی

۲. ۹ بیتی

۱. ۱۰ بیتی

۱۳- شکل زیر بخشی از واحد کنترل ریزبرنامه پذیر می باشد. مشخص کنید اگر $A = 36$ و $\text{select} = (010)$ و $\text{CAR} = 20$ و پردازنده دستور $R_1 - R_2$ را اجرا کرده باشد، کدام گزاره صحیح است؟ (R_1 و R_2 بدون علامت فرض شده اند) (تفریق به روش مکمل دو انجام می شود)



۱. if ($R_1 > R_2$) then $\text{CAR} \leftarrow 21$ else $\text{CAR} \leftarrow 36$

۲. if ($R_1 \leq R_2$) then $\text{CAR} \leftarrow 21$ else $\text{CAR} \leftarrow 36$

۳. if ($R_1 < R_2$) then $\text{CAR} \leftarrow 36$ else $\text{CAR} \leftarrow 21$

۴. if ($R_1 \geq R_2$) then $\text{CAR} \leftarrow 36$ else $\text{CAR} \leftarrow 21$

۱۴- به کمک یک خط لوله ۵ مرحله ای و با سیکل ساعت ۵/۰ میلی ثانیه ای، میزان تسریع اجرای ۵۰ دستور یکسان چقدر می باشد؟

۴،۸۲ . ۴

۴،۷۳ . ۳

۴،۵ . ۲

۴،۶۳ . ۱

یک پردازنده دارای چهار گروه دستورالعملهای نوع الف تا د است. نسبت وقوع این دستورالعملها در یک برنامه ارزیابی (Bench Mark) در جدول زیر نشان داده شده است. علاوه بر این، در این جدول مشخص شده است که هر گروه از دستورالعملها نیاز به چه مراحل در اجرا دارند و زمان اجرای هر مرحله چقدر است. نسبت افزایش زمان اجرای این برنامه در صورت پیادهسازی خط لوله کامل نسبت به پیادهسازی غیر خط لوله چقدر است؟

مراحل اجرای دستورالعمل	FE	DE	EXE	MEM	WB	
نوع دستور در جدول	10ns	7ns	10ns	12ns	7ns	
الف	ok	ok	ok	ok	Ok	%۲۰
ب	ok	ok	ok	x	Ok	%۴۰
ج	ok	ok	ok	ok	X	%۲۰
د	ok	ok	ok	x	X	%۲۰

۳،۶ . ۴

۳ . ۳

۴ . ۲

۴،۶ . ۱

۱۶- کدام گزینه صحیح است؟

۱. هر کلمه کنترل که در حافظه کنترل ذخیره می شود، یک دستورالعمل ماشین را مشخص میکند.
۲. در سیستم هایی که در آنها از واحد کنترل ریزبرنامه نویسی شده استفاده می شود، تعداد معدودی روش آدرس دهی پشتیبانی می شود.
۳. هر ریز دستورالعمل مشخص کننده یک یا چند ریز عمل برای سیستم است.
۴. در واحد کنترل ریزبرنامه نویسی شده میتوان همزمان با اجرای ریز عمل فعلی، ریز عمل بعدی را نیز تولید نمود به شرطی که از یک پالس ساعت تک فاز استفاده شود.

۱۷- اگر رجیسترهای **ax** و **bx** دو رجیستر ۸ بیتی، دستور **shr** دستورالعمل شیفت به سمت راست، دستور **and** دستورالعمل **And** منطقی و دستور **Mov** دستورالعمل انتقال محتویات اپرند دوم به اپرند اول باشند، قطعه برنامه زیر چه عملی انجام می دهد؟

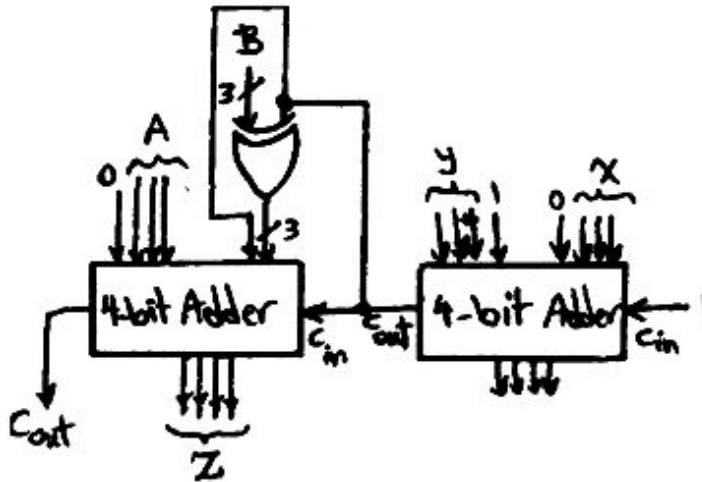
```
Mov    bx , ax
Shr     ax, 1
Shr     ax ,1
Shr     ax ,1
And     bx , 7
```

- ۱. محتویات رجیستر **ax** را بر ۸ تقسیم می کند و خارج قسمت را در رجیستر **ax** قرار داده و باقی مانده را محاسبه نمی کند.
- ۲. محتویات رجیستر **ax** را بر ۸ تقسیم کرده، خارج قسمت را در رجیستر **ax** قرار می دهد و تمام بیت های مقسوم به جز ۳ بیت اول را صفر می کند و آنرا در **bx** قرار می دهد.
- ۳. محتویات رجیستر **ax** را بر ۸ تقسیم می کند و خارج قسمت را در رجیستر **ax** و باقی مانده را در رجیستر **bx** قرار می دهد.
- ۴. محتویات رجیستر **ax** را بر ۳ تقسیم می کند و خارج قسمت را در رجیستر **ax** قرار داده و باقی مانده را محاسبه نمی کند.

۱۸- در یک پردازنده **RICS** که از روش پنجره ثبات (**Register window**) استفاده می کند، ۸ ثبات سراسری و ۸ ثبات مشترک بین هر دو پنجره مجاور وجود دارد. اگر مجموع ثبات های این پردازنده ۱۲۰ عدد باشد و هر پنجره نیز ۸ ثبات محلی داشته باشد، تعداد پنجره های ثبات در این پردازنده چیست؟

- ۵ .۱
- ۶ .۲
- ۷ .۳
- ۴ .۰ اطلاعات کافی نیست.

۱۹- مدار زیر با ورودی های دودویی محض ۳ بیتی A, y, x و B چه خروجی ای برای Z تولید می کند؟



۱. if $x+y+2>15$ then $z = A-B$
else $z = A+B$

۲. if $x>13-2y$ then $z = A+B$
else $z = A-B$

۳. if $x+y+2>15$ then $z = A+B$
else $z = A-B$

۴. if $x>13-2y$ then $z = A-B$
else $z = A+B$

۲۰- فرض کنید یک عمل بدون استفاده از خط لوله به $60ns$ زمان نیاز دارد. حال اگر از یک خط لوله ۴ قطعه‌ای با تأخیرهای مساوی و ثبات واسط با تأخیر $30 ns$ استفاده شود، به ازاء چه مقدار عمل متوالی، زمان اجرا با خط لوله و بدون خط لوله برابر خواهد بود؟

۱. ۱

۲. ۹

۳. عمل با خط لوله همواره سریعتر از بدون خط لوله خواهد بود.

۴. ۴

۲۱- در یک حافظه نهان شرکت پذیر مجموعه ای با دو بلوک در هر مجموعه (Two way set associative cache)، از بلوک های چهار کلمه ای استفاده می شود. این حافظه نهان می تواند در مجموع ۲۰۴۸ کلمه از حافظه اصلی را در خود جای دهد. اندازه حافظه اصلی ۱۲۸K کلمه است. بر چسب (Tag) در این حافظه چند بیت دارد؟

۹ .۴

۶ .۳

۸ .۲

۷ .۱

۲۲- کدام گزینه زیر جزو دستورات دو آدرسه می باشد؟

PUSH D .۴

STORE T .۳

ADD R2,D .۲

ADD R1,A,B .۱

۲۳- کدام یک از موارد زیر جزو خصوصیات کامپیوترهای CISC نیست؟

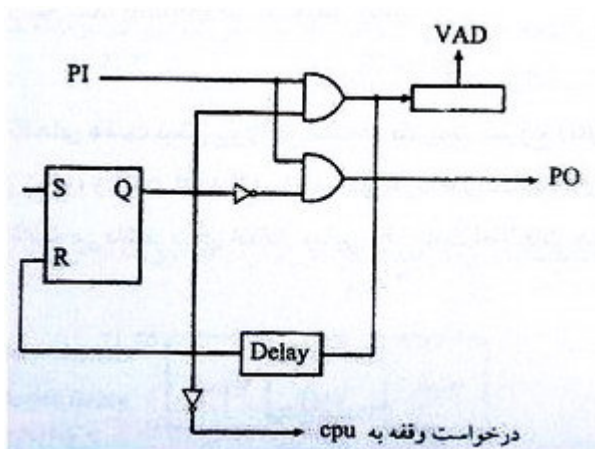
۲ . کنترل ریز برنامه نویسی شده

۱ . تعداد قابل توجهی ثبات در واحد پردازشگر

۴ . تعداد زیاد دستورالعمل ها

۳ . پشتیبانی از انواع متنوعی از روش های آدرس دهی

۲۴- شکل مقابل معرف چیست ؟



۱ . اولیت بندی وقفه با روش موازی

۲ . اولویت بندی وقفه با روش polling

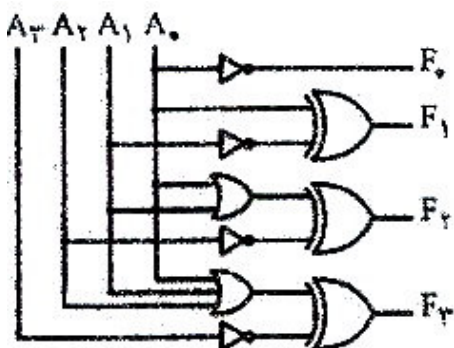
۳ . یک مرحله از اولویت بندی وقفه با روش Dasiy-Chain

۴ . مدار مربوطه به درخواست وتایید وقفه های برداری

۲۵- یک سیستم شامل CPU، حافظه اصلی و یک حافظه کش (cache) است. زمان دستیابی به حافظه اصلی 100ns و زمان دستیابی به حافظه کش 1 ns می باشد. اگر اطلاعات مورد درخواست در ۹۰٪ مواقع در cache باشد، متوسط زمان دستیابی برحسب نانوثانیه چقدر است؟

د	1
ب	2
د	3
الف	4
الف	5
د	6
ج	7
د	8
الف	9
ب	10
ب	11
الف	12
د	13
الف	14
ج	15
ج	16
ج	17
ج	18
د	19
ب	20
الف	21
ب	22
الف	23
ج	24
الف	25

۱- با توجه به مدار زیر و به فرض اینکه اعداد a و f در سیستم مکمل دو باشند رابطه بین این دو عدد چهاربیتی $f = F_3 F_2 F_1 F_0$ چیست؟
 $a = A_3 A_2 A_1 A_0$



۱. f مکمل a است.

۲. f برابر با منفی a است.

۳. f برابر $a+1$ است.

۴. f برابر $a-1$ است.

۲- در مورد اعداد $x=10000$ و $y=11110000$ که بصورت مکمل ۲ نمایش داده شده اند کدام جمله صحیح است؟

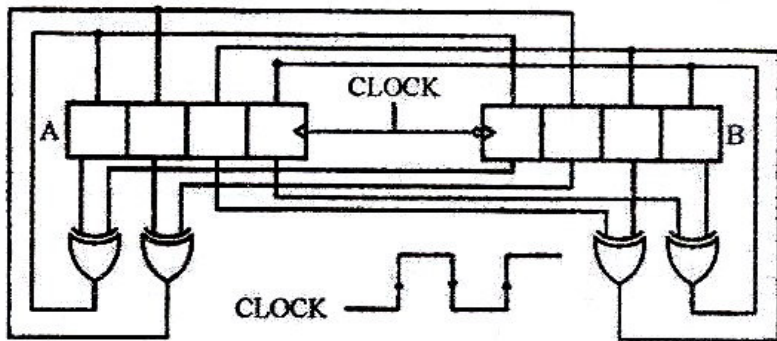
۱. حاصل جمع x و y برابر صفر خواهد بود.

۲. x نشان دهنده عدد ۱۶ و y نشان دهنده عدد ۲۴۰ است.

۳. هر دو نشان دهنده عدد ۱۶- هستند.

۴. هر دو نشان دهنده عدد ۱۶ هستند.

۳- در شکل زیر ثبات A با لبه بالارونده و ثبات B با لبه پایین رونده اطلاعات اعمال شده به ورودی خود را بار می کند. بعد از اعمال سیگنال clock چه اتفاقی می افتد؟



۱. ثبات A با مقدار $B+A$ و ثبات B با صفر بار می شود.
۲. هر دو ثبات A و B با مقدار $A+B$ بار می شوند.
۳. محتوای دوثبات A و B جابجا می شود.
۴. محتوای دوثبات تغییر نمی کند.

۴- کدام عبارت صحیح است؟

۱. برای پیاده سازی گذرگاه مشترک با وجود ۸ ثبات ۱۶ بیتی، جهت پیاده سازی با روش بافر سه حالت به ۱۲۸ بافر ۳ حالت و یک رمزگشای 3×8 نیاز است و جهت پیاده سازی با MUX، به $16 \times 1 \text{ MUX}$ ۸ نیاز است.
۲. برای پیاده سازی گذرگاه مشترک با وجود ۸ ثبات ۱۶ بیتی، جهت پیاده سازی با روش بافر سه حالت به ۶۴ بافر ۳ حالت و یک رمزگشای 4×16 نیاز است و جهت پیاده سازی با MUX، به $16 \times 1 \text{ MUX}$ ۸ نیاز است.
۳. برای پیاده سازی گذرگاه مشترک با وجود ۸ ثبات ۱۶ بیتی، جهت پیاده سازی با روش بافر سه حالت به ۱۲۸ بافر ۳ حالت و یک رمزگشای 4×16 نیاز است و جهت پیاده سازی با MUX، به $16 \times 1 \text{ MUX}$ ۸ نیاز است.
۴. برای پیاده سازی گذرگاه مشترک با وجود ۸ ثبات ۱۶ بیتی، جهت پیاده سازی با روش بافر سه حالت به ۶۴ بافر ۳ حالت و یک رمزگشای 3×8 نیاز است و جهت پیاده سازی با MUX، به $16 \times 1 \text{ MUX}$ ۸ نیاز است.

۵- در یک ماشین یک آدرس، کمترین تعداد دستورات لازم برای تعویض محتویات دو خانه حافظه با آدرس های X و Y چقدر است؟

۳ . ۴

۴ . ۳

۵ . ۲

۶ . ۱

۶- با فرض داشتن یک ماشین پشته ای (stack machine) مشخص کنید دستورات زیر کدام عبارت را اجرا می کنند؟

PUSH A
PUSH B
MUL
PUSH C
SUB
PUSH D
DIV
PUSH C
PUSH E
DIV
PUSH A
ADD
PUSH B
PUSH F
MUL
SUB
ADD

$$X = (A * B - C) / D + (C / E + A - B * F) \quad . ۲$$

$$X = (A * B / C - D + A - B * F * C / E) \quad . ۴$$

$$X = (A * B / D - C) + (C + A - B * F / E) \quad . ۱$$

$$X = (A / D * B - C) + (A - B * F * C / E) \quad . ۳$$

۷- جدول زیر محتوا و آدرس بخشی از حافظه اصلی یک کامپیوتر را نشان می دهد. (هر دو گروه در مبنای ده هستند)

ادرس	65	66	159	141	147	255	440	999	1000	1005
محتوا	139	141	41	159	170	85	96	141	12	159

(۱) محتوای ثبات **Index** درست قبل از اجرای این دستورالعمل برابر شش است.

(۲) هیچ رجیستر دیگری در تعیین آدرس نهایی دخالت ندارد.

(۳) علامت **@** به معنی آدرس دهی غیرمستقیم است.

مطلوب است محتوای رجیستر **R₁** بعد از اجرای دستورالعمل زیر در این ماشین:

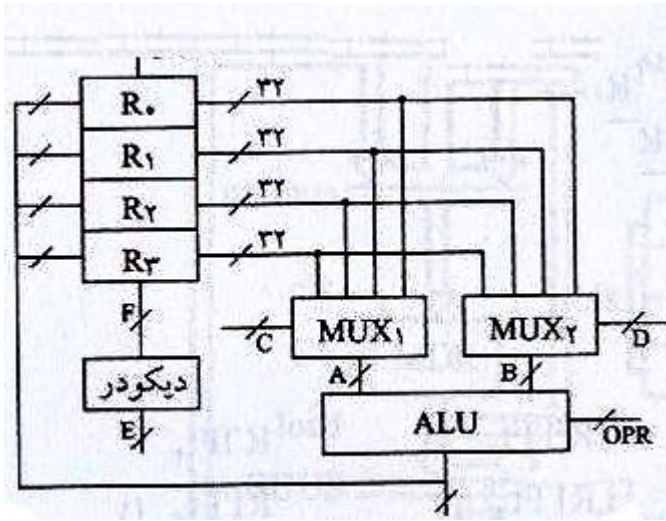
LOAD R₁ , Index , @999

۱۷۰ .۴

۱۵۹ .۳

۱۴۷ .۲

۱۴۱ .۱



مجموعه خطوط A, B, C, D, E, F هر کدام چند بیتی هستند؟

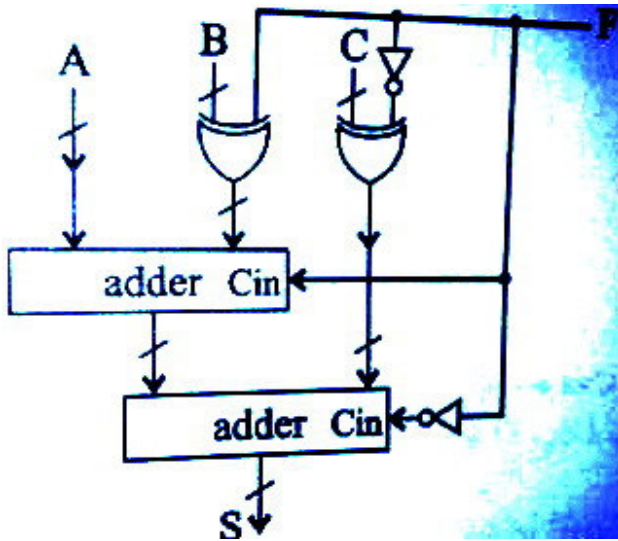
۲. ۳۲، ۳۲، ۲، ۲، ۱، ۲

۱. ۱۶، ۱۶، ۴، ۴، ۳، ۴

۴. ۱۶، ۱۶، ۲، ۲، ۲، ۴

۳. ۳۲، ۳۲، ۲، ۲، ۱، ۲

۹- به فرض داشتن سیستم نمایش اعداد مکمل ۲، مقدار تولید شده S در مدار زیر چیست؟



۱. if $f=0$ then $S = A + B - C$ else $S = A - B + C$

۲. if $f=0$ then $S = A - B - C$ else $S = A + B - C$

۳. if $f=1$ then $S = A + B - C + 1$ else $S = A - B + C + 1$

۴. if $f=1$ then $S = A + B + C + 1$ else $S = A + B - C + 1$

۱۰- کدامیک از جملات زیر در مورد دوپردازنده هم نسل (بایک تکنولوژی) صحیح نیست؟

۱. دستورالعمل های یک پردازنده RISC نسبتاً ساده تر از یک پردازنده CISC است.

۲. حجم سخت افزار RISC (تعداد ترانزیستورها) خیلی بیشتر از CISC است.

۳. تعداد دستورالعمل های یک پردازنده RISC از یک پردازنده CISC کمتر است.

۴. تعداد دستورالعمل هایی که در واحد زمان به اجرا درمی آید در RISC بیشتر از CISC است.

۱۱- اگر بخواهیم ضرب $A = (110011)_2$ را در $B = (101110)_2$ با اعمال کد بوت (booth) انجام دهیم به ترتیب چند عمل Shift و چند عمل Add/Sub باید انجام دهیم؟

۲. 3 Add/ sub , 6 shift

۱. 4 Add/ sub , 5 shift

۴. 8 Add/ sub , 6 shift

۳. 6 Add/ sub , 6 shift

۱۲- برای طراحی یک ضرب کننده آرایه ای (Array multiplier) برای ضرب یک عدد ۲۴ بیتی در یک عدد ۱۶ بیتی به چه عناصری نیاز داریم؟

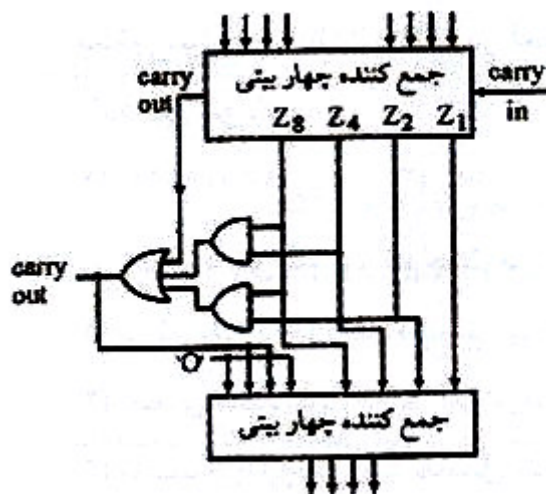
۲. ۳۸۴ گیت AND و ۱۵ جمع کننده ۱۶ بیتی

۱. ۲۵۳ گیت AND و ۲۳ جمع کننده ۱۶ بیتی

۴. ۴۰ گیت AND و ۱۶ جمع کننده ۲۴ بیتی

۳. ۴۰ گیت AND و ۲۴ جمع کننده ۱۶ بیتی

۱۳- برای انجام عملیاتی ۱۶ بیتی از ۴ واحد عملیاتی زیر استفاده شده است. این چهار واحد با روش ripple carry (اتصال خروجی carry یک واحد به ورودی carry واحد بعدی) به یکدیگر متصل شده اند. چنانچه یکی از ورودی های ۱۶ بیتی ۳۷۵۰ و ورودی دیگر ۹۷۶۰ باشد نتیجه ی خروجی ۱۶ بیتی چه خواهد بود؟



۴. ۳۵۱۰

۳. ۳۵۹۰

۲. CEBO

۱. ۱۳۵۱۰

۱۴- یک واحد محاسباتی لوله ای دارای پنج قسمت بازمان اجرای ns28، ns23، ns39، ns36 و ns64 است. اگر از ثبات هایی باتاخیر یک ns در بین قسمت های مختلف لوله استفاده شده باشد. حداکثر تسریع این واحد محاسباتی نسبت به تاخیر غیرخط لوله ای برای اجرای یک برنامه با تعداد دستورات زیاد چقدر است؟

۷/۹۲ .۴

۵ .۳

۳/۵ .۲

۲/۹۲ .۱

۱۵- در یک سیستم pipeline با پنج مرحله، execute، operand fetch، decode، fetch و write بین دستورات زیر چند دستور NOP باید قرار بگیرد تا pipeline پر باشد؟ (منظور از [x،move y] انتقال اطلاعات خانه حافظه y در رجیستر x است.)

1-mov r_1, r_2

2-move r_4, r_5

3-move $r_2, [100]$

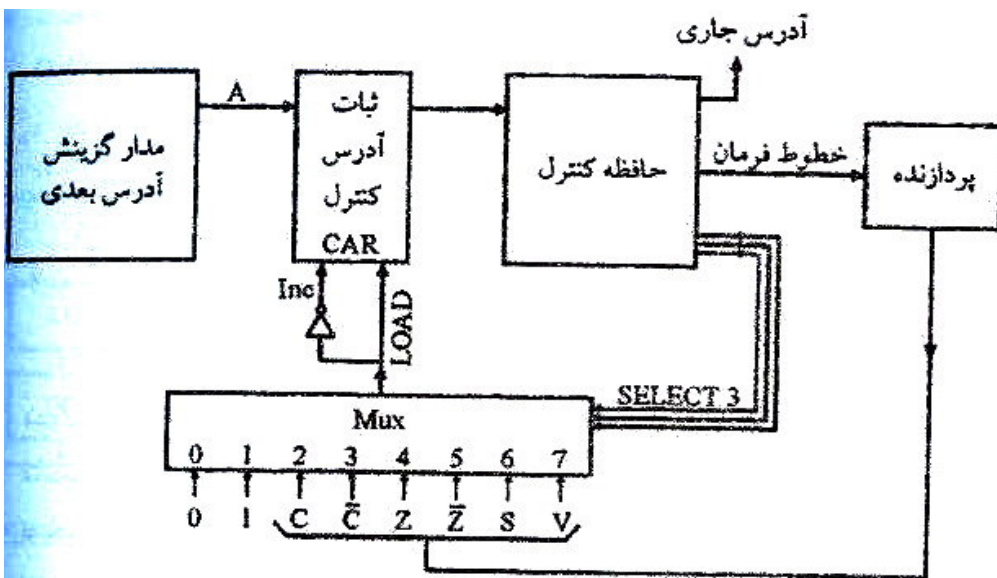
۱. بین اول و دوم صفر و بین دوم و سوم یک

۲. بین اول و دوم صفر و بین دوم و سوم دو

۳. بین اول و دوم یک و بین دوم و سوم یک

۴. بین اول و دوم صفر و بین دوم و سوم صفر

۱۶- شکل زیر بخشی از واحد کنترل ریزبرنامه پذیر می باشد. مشخص کنید اگر $A = 36$ و $\text{select} = (010)$ و $\text{CAR} = 20$ و پردازنده دستور $R_1 - R_2$ را اجرا کرده باشد کدام گزاره صحیح است؟ R_1 و R_2 بدون علامت فرض شده اند (تفریق به روش مکمل دو انجام می شود)



۱) $\text{if } (R_1 \geq R_2) \text{ then } \text{CAR} \leftarrow 36 \text{ else } \text{CAR} \leftarrow 21$

۲) $\text{if } (R_1 > R_2) \text{ then } \text{CAR} \leftarrow 21 \text{ else } \text{CAR} \leftarrow 36$

۳) $\text{if } (R_1 \leq R_2) \text{ then } \text{CAR} \leftarrow 21 \text{ else } \text{CAR} \leftarrow 36$

۴) $\text{if } (R_1 < R_2) \text{ then } \text{CAR} \leftarrow 36 \text{ else } \text{CAR} \leftarrow 21$

۱۷- در طراحی حافظه از دو لایه (L_1, L_2) استفاده شده است. تاخیر دستیابی به L_1 برابر 1ns و برای L_2 برابر 10ns است. زمان دستیابی به حافظه اصلی برای یک بلوک 100ns می باشد. اگر درصد خطا (miss) برای L_1 و L_2 به ترتیب 10% و 50% باشد متوسط زمان رجوع به حافظه حدوداً چقدر است؟

۴. 61ns

۳. 60ns

۲. 11ns

۱. 7ns

۱۸- در یک سیستم سلسله مراتب حافظه یک حافظه **cache** و یک حافظه اصلی وجود دارد کلمات حافظه اصلی ۴ بایتی می باشند و حافظه از ۶۴ بلاک تشکیل شده است حجم هر بلاک ۸ کلمه است. حجم حافظه **cache** نیز برابر ۸ بلاک است و ساختار حافظه **two-way set-associative cache** است تعداد بیت های مورد نیاز برای فیلد های **set.tag** و **word** که در آدرس دهی حافظه استفاده می شود چقدر است؟

tag = 4, set = 2, word = 3 .)

tag = 4, set = 2, word = 5 . ۲

tag = 5, set = 1, word = 3 .३

tag = 5, set = 1, word = 5 . ۴

۱۹- مفهوم سرریزی و مکانیزم های کنترل آن :

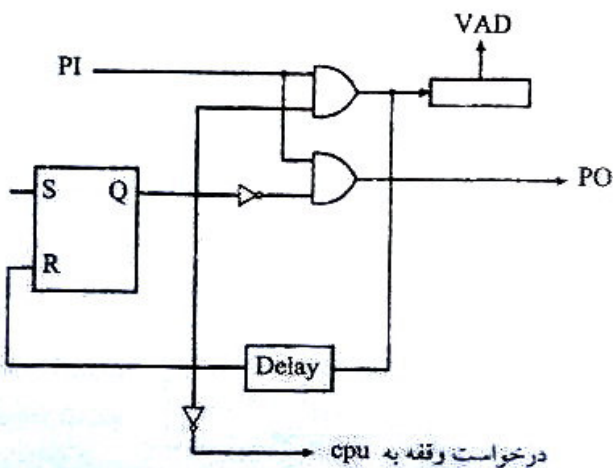
۱. به دلیل محدودیت اندازه ثباتها مطرح می‌شوند.

۲. به دلیل افزایش سرعت یردازنده مطرح می شود.

۳. به منظور گسترش کارایی ثباتها مطرح می شود.

۴. هر سه مورد

۲۰- شکل مقابل معرف چیست ؟



۱. اولیت بندی وقفه با روش موازی

۲. اولویت بندی وقفه با روش polling

۳. یک مرحله از اولویت بندی وقفه با روش Dasiy-Chain

۴. مدار مربوطه به درخواست و تایید وقفه های برداری

۲۱- کدام گزینه در مورد روش های I/O صحیح نیست ؟

۱. روش programmed I/O پردازنده اصلی را درگیر عملیات I/O می کند.
۲. روش interrupted I/O پردازنده اصلی را درگیر عملیات I/O می کند.
۳. روش DMA I/O پردازنده اصلی را درگیر عملیات I/O می کند.
۴. روش I/O با استفاده از هم پردازنده خاص I/O امکان نوشتن برنامه های مختلط از دستورات پردازنده اصلی و هم پردازنده I/O را می دهد.

۲۲- اگر رجیستر های ax و bx دور رجیستر ۸ بیتی باشند دستور shr دستورالعمل شیفت به سمت راست دستور and

دستورالعمل And منطقی دستور Mov دستورالعمل انتقال که محتویات اپرند دوم رادر اول انتقال می دهد. قطعه برنامه زیر چه عملی انجام می دهد؟

Mov bx , ax

Shr ax, 1

Shr ax ,1

Shr ax ,1

And bx , 7

۱. محتویات رجیستر ax را بر ۸ تقسیم می کند و خارج قسمت رادر رجیستر ax قرار می دهد و باقی مانده را محاسبه نمی کند.

۲. محتویات رجیستر ax را بر ۸ تقسیم می کند و خارج قسمت رادر رجیستر ax قرار می دهد و تمام بیت های خارج قسمت به جز ۳ بیت اول راصفر می کند و انرا در bx قرار می دهد.

۳. محتویات رجیستر ax را بر ۸ تقسیم می کند و خارج قسمت رادر رجیستر ax و باقی مانده رادر رجیستر bx قرار می دهد.

۴. هیچکدام

آدرس وجود دارد. با توجه به قالب دستورالعمل، مشخصات این کامپیوتر چیست؟

۴. هیچکدام

۲۴- یک پردازنده با مشخصات زیر پیاده سازی شده است :

- واکشی دستورات ۲ پالس ساعت به طول می انجامد .
- اجرای دستورات ۳ پالس ساعت به طول می انجامد .
- پردازنده در سرعت ۱۰۰ مگاهرتز کار می کند .
- ایجاد تغییرات زیر ممکن است :

(الف): انجام واكشی در يك پالس ساعت كه باعث می گردد سرعت پردازنده به ۸۰ مگاهرتز کاهش یابد.

ب.): اجرای دستورات در دو پالس ساعت که باعث می گردد سرعت پردازنده به ۷۵ مگاهرتز کاهش یابد .

(ج): واكشی در ۳ پالس ساعت و اجرا در ۴ پالس ساعت كه باعث می گردد سرعت تا ۱۵۰ مگاهرتز افزایش یابد .

چنانچه برنامه ای با تعداد دستور مشخص روی ساختارهای فوق اجرا شود کدام ساختار کمترین زمان اجرا را منجر می شود :

١. ج ٢. ب ٣. الف ٤. الف و ب توأماً

۲۵- کدام گزینه مزیت عمده کنترل ریز برنامه نویسی شده در مقابل پیکربندی سخت افزاری می باشد.

۱. تغییر پیکربندی سخت افزار برای عملیات متفاوت
۲. عدم تغییر پیکربندی سخت افزار برای عملیات متفاوت
۳. سرعت بیشتر
۴. سرعت بیشتر و تغییر پیکربندی سخت افزار برای عملیات متفاوت

1	د
2	ج
3	ج
4	الف
5	الف
6	ب
7	د
8	ب
9	الف
10	ب
11	ب
12	ب
13	د
14	الف
15	د
16	الف
17	الف
18	الف
19	الف
20	ج
21	ج
22	ج
23	ج
24	الف
25	ب

۱- وقفه نرم افزاری چگونه رخ می دهد؟

۰ توسط یک سیگنال داخلی رخ می دهد.

۲. توسط اجرای یک دستورالعمل از برنامه اصلی رخ می دهد.

۳. توسط یک سیگنال خارجی رخ می دهد.

۴. توسط یک سیگنال داخلی پس از دریافت سیگنال خارجی رخ می دهد.

۲- برای ساخت یک افزایشگر دودویی ۴ بیتی حداقل به چه قطعاتی نیاز است؟

۰ چهار تمام جمع کننده

۲. چهار نیم جمع کننده

۳. یک نیم جمع کننده و سه تمام جمع کننده

۴. سه نیم جمع کننده و یک تمام جمع کننده

۳- برای تبدیل عدد هشت بیتی از $A = 11011001$ به $A = 11111101$ مقدار عدد B و ریز عمل انجام شده چه باید باشد؟

۱. $B = 11011011$ و عمل متمم سازی انتخابی

۲. $B = 00000011$ و عمل پوشش یا ماسک

۳. $B = 11111101$ و عمل نشان دادن انتخابی

۴. $B = 11111101$ و عمل پوشش یا ماسک

۴- کدام عبارت در مورد عمل شیفت درست است؟

۰ در شیفت منطقی علامت عدد تغییر نمی کند.

۲. در شیفت حسابی به چپ همیشه بیت یکی مانده به آخر در بیت آخر کپی می شود.

۳. در شیفت حسابی به چپ هیچگاه سمت چپ ترین بیت ثابت تغییر نمی کند.

۴. شیفت حسابی به راست عدد را در دو ضرب می کند.

۵- برای ساخت یک گذرگاه مشترک که تعداد ۱۶ ثبات ۸ بیتی را به هم وصل کند، حداقل سخت افزار لازم کدام است؟

۰ ۱۶ عدد MUX با ۳ خط انتخاب

۲. ۸ عدد MUX با ۳ خط انتخاب

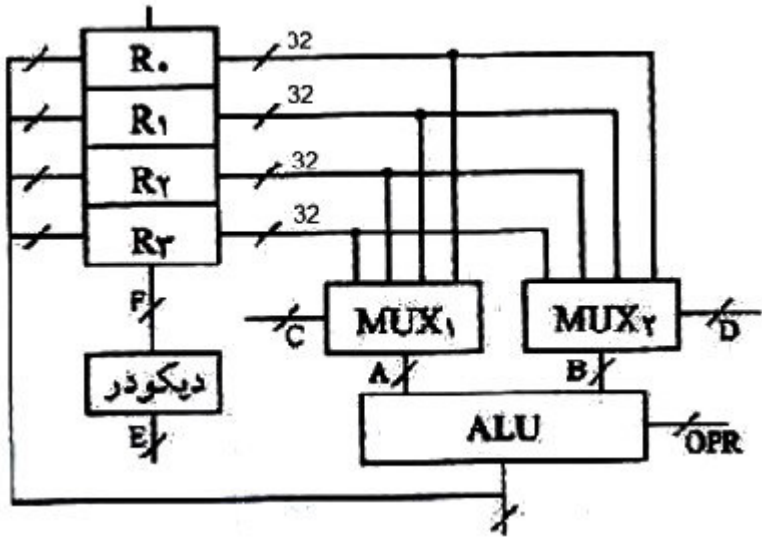
۳. ۱۶ عدد MUX با ۴ خط انتخاب

۴. ۸ عدد MUX با ۴ خط انتخاب

۶- می دانیم که سیکل دستور در کامپیوتر پایه شامل ۴ فاز است، کدام فاز در برخی دستورات قابل حذف و یا ادغام در فازهای دیگر است؟

- ۱. خواندن آدرس مؤثر
- ۲. برداشت یک دستور از حافظه
- ۳. دیکد کردن دستور
- ۴. اجرای دستورالعمل

۷- طبق ساختار گذرگاه روبرو مجموعه خطوط F,E,D,C,B,A به ترتیب از راست به چپ هر کدام چند بیتی اند؟



- ۱. ۱۶ و ۱۶ و ۲ و ۲ و ۲ و ۴
- ۲. ۳۲ و ۳۲ و ۲ و ۲ و ۲ و ۴
- ۳. ۳۲ و ۱۶ و ۲ و ۲ و ۱ و ۲
- ۴. ۱۶ و ۱۶ و ۴ و ۴ و ۴ و ۲

۸- با فرض داشتن یک ماشین پشته ای مشخص کنید دستورات زیر کدام عبارت را اجرا می کند؟

PUSH A
PUSH B
MUL
PUSH C
SUB
PUSH D
DIV

$$X = (A \times B / D - C) \quad ۲.$$

$$X = (A / B \times D - C) \quad ۱.$$

$$X = (A \times (A / D \times B) - C) \quad ۴.$$

$$X = (A \times B - C) / D \quad ۳.$$

۹- اگر $A=240$ و $B=225$ باشد، آنگاه پس از اجرای قطعه برنامه زیر که از آدرس شروع ۰۱۰ در حافظه ذخیره شده است، محتوای PC به کدام دستور اشاره خواهد کرد؟ (آدرس دهی ها مستقیم فرض شوند)

010 LDA B
011 CMA
012 INC
013 ADD A
014 SPA
015 BUN 100
016 SZA
017 BUN 300
018 BUN 200

$$PC=200 \quad ۴.$$

$$PC=300 \quad ۳.$$

$$PC=019 \quad ۲.$$

$$PC=100 \quad ۱.$$

۱۰- در کامپیوتر پایه هنگام صدا زدن یک روال یا تابع، برای ذخیره آدرس بازگشت چگونه عمل می شود؟

۱. آدرس بازگشت در حافظه Cache ذخیره می شود.
۲. آدرس بازگشت در اولین خانه روال ذخیره می شود.
۳. نیازی به ذخیره آدرس بازگشت نیست.
۴. آدرس بازگشت در اولین خانه حافظه ذخیره می شود.

خط لوله با استفاده از بارگیری تأخیر - Delayed load - به چند پالس ساعت نیاز است؟

قطعه A: عملیات ALU

قطعه E: اجرای دستورالعمل

قطعه I: واكشی دستورالعمل

1. LOAD $R1 \leftarrow M[\text{address } 1]$
2. LOAD $R2 \leftarrow M[\text{address } 2]$
3. ADD $R1, R2, R3$; $R3 = R1 + R2$
4. STORE $M[\text{address } 1] \leftarrow R3$
5. LOAD $R5 \leftarrow M[\text{address } 3]$

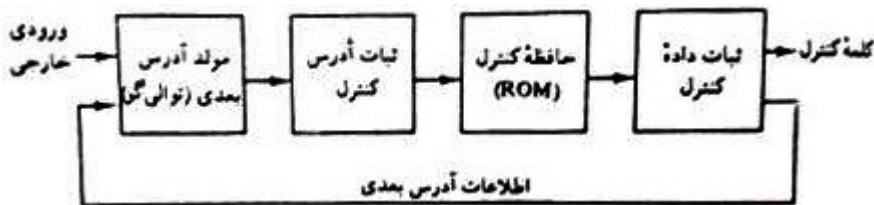
٩ . ٤

۷.۳

١.٢

9.1

۱۲- در سازمان کنترل برنامه ریزی شده (شکل زیر)، در صورت استفاده از پالس تک فاز کدام یک از قسمت های زیر می تواند حذف شوند؟



۴. ثبات آدرس کنترل

۳. مولد آدرس بعدی

۲. حافظه کنترل

۱. ثبات داده کنترل

۱۳- در طراحی قالب دستورالعمل های یک کامپیوتر، ۴ بیت برای Opcode، دو فیلد ۱۵ بیتی برای آدرس و ۲ بیت برای ثبات وجود دارد. تحت این شرایط، مشخصات این کامپیوتر چیست؟

۱. ۱۲۸ دستورالعمل مختلف، ۶۴ کیلوبایت فضای آدرس حافظه، ۲ ثبات قابل استفاده توسط کاربر
۲. ۱۶ دستورالعمل مختلف، ۳۲ کیلوبایت فضای آدرس حافظه، ۴ ثبات قابل استفاده توسط کاربر
۳. ۳۲ دستورالعمل مختلف، ۱۲۸ کیلوبایت فضای آدرس حافظه، ۲ ثبات قابل استفاده توسط کاربر
۴. ۲۵۶ دستورالعمل مختلف، ۳۲ کیلوبایت فضای آدرس حافظه، ۱۲۸ ثبات قابل استفاده توسط کاربر

۱۴- یک پشته ۶۴ بیتی با SP شش بیتی دارای مقدار اولیه صفر را در نظر بگیرید. کدام یک از ریز عملهای زیر به همراه شرایط کنترل می تواند به معنای عمل PUSH باشد.

$$\overline{\text{EMPTY}} \ T_i : SP \leftarrow SP + 1 \quad .1$$

$$\overline{\text{EMPTY}} \ T_{i+1} : M[SP] \leftarrow DR$$

$$\overline{\text{FULL}} \ T_{i+2} : \text{EMPTY} \leftarrow 0;$$

$$\overline{\text{FULL}} \ T_{i+3} : \text{if } (SP = 0) \text{ then FULL} \leftarrow 1$$

$$\text{FULL} \ T_i : SP \leftarrow SP + 1 \quad .2$$

$$\text{FULL} \ T_{i+1} : M[SP] \leftarrow DR$$

$$\overline{\text{FULL}} \ T_{i+2} : \text{EMPTY} \leftarrow 0;$$

$$\overline{\text{FULL}} \ T_{i+3} : \text{if } (SP = 0) \text{ then FULL} \leftarrow 1$$

$$\overline{\text{EMPTY}} \ T_i : SP \leftarrow SP + 1 \quad .3$$

$$\overline{\text{EMPTY}} \ T_{i+1} : M[SP] \leftarrow DR$$

$$\overline{\text{EMPTY}} \ T_{i+2} : \text{EMPTY} \leftarrow 0;$$

$$\overline{\text{EMPTY}} \ T_{i+3} : \text{if } (SP = 0) \text{ then FULL} \leftarrow 1$$

$$\overline{\text{FULL}} \ T_i : SP \leftarrow SP + 1 \quad .4$$

$$\overline{\text{FULL}} \ T_{i+1} : M[SP] \leftarrow DR$$

$$\overline{\text{FULL}} \ T_{i+2} : \text{EMPTY} \leftarrow 0;$$

$$\overline{\text{FULL}} \ T_{i+3} : \text{if } (SP = 0) \text{ then FULL} \leftarrow 1$$

۱۵- اگر برای یک جمله محاسباتی انتساب $X = \text{exp}$ عبارت میانوندی exp دارای r عملگر و s عملوند باشد، برای محاسبه و انتساب $X = \text{exp}$ در یک کامپیوتر پایه RISC، حداکثر به چه تعداد دستور نیاز است؟

$$r+s \quad .1 \quad r \times s \quad .2$$

$$r+s+1 \quad .3 \quad .4 \text{ به فرم عبارت } \text{exp} \text{ بستگی دارد.}$$

۱۶- کدام ویژگی از ویژگی های کامپیوتر RISC است؟

۱. قالب دستورات با طول متغیر
۲. تعداد زیاد دستورالعمل
۳. اجرای دستورات در سیکل های متعدد
۴. روشهای آدرس دهی نسبتا کم

۱۷- کدام گزینه صحیح است؟

۱. اکثر کامپیوترهای کم دستور (RISC) از کنترل سخت افزاری استفاده می کنند نه از حافظه کنترل ریزبرنامه.
۲. اکثر کامپیوترهای کم دستور (RISC) نه از کنترل سخت افزاری استفاده می کنند، نه از حافظه کنترل ریزبرنامه.
۳. اکثر کامپیوترهای کم دستور (RISC) از حافظه کنترل ریزبرنامه استفاده می کنند نه از کنترل سخت افزاری.
۴. اکثر کامپیوترهای کم دستور (RISC) هم از کنترل سخت افزاری استفاده می کنند، هم از حافظه کنترل ریزبرنامه.

۱۸- در سیستم های پردازش برداری و خط لوله ای در حافظه های ماژولی، زمان مؤثر سیکل حافظه چقدر کاهش می یابد؟

۱. متناسب با تعداد گذرگاه های مشترک
۲. متناسب با تعداد ماژول های حافظه
۳. متناسب با تعداد قطعات خط لوله
۴. متناسب با تعداد قطعات خط لوله و تعداد ماژول ها

۱۹- یک واحد محاسباتی لوله ای دارای ۵ قسمت با زمان اجرای ۲۸، ۲۳، ۳۹، ۳۶، ۶۴ نانو ثانیه است. اگر از ثبات هایی با تأخیر یک نانو ثانیه بین قسمت های مختلف خط لوله استفاده شده باشد. حداکثر تسریع این واحد محاسباتی نسبت به تأخیر غیر خط لوله ای برای یک برنامه با تعداد دستورات زیاد چقدر است؟

۱. ۳/۵
۲. ۴
۳. ۲/۹۲
۴. ۳/۷۵

۲۰- در ضرب علامتدار دو عدد $A = 000011$ و $B = 011101$ با الگوریتم ضرب بوت، با فرض اینکه هر عمل جمع ۱۰ نانوثانیه، هر عمل مکمل گیری ۵ نانوثانیه و هر عمل شیفت ۲ نانوثانیه طول بکشد و زمان آماده سازی اولیه انباشتگر صفر در نظر گرفته شود، حاصل ضرب برابر با کدام مقدار است؟

۱. ۰۰۰۰۱۰۱۱۱۱
۲. ۰۰۰۰۰۱۱۰۱۱۱
۳. ۰۰۰۰۰۱۰۰۱۱۰
۴. ۰۰۰۰۱۰۱۰۱۱۱

۲۱- در کدامیک از روش های تبادل داده بین CPU و I/O، دستگاه I/O ارتباط مستقیمی با حافظه ندارد و تمام عملیات I/O لازم برای انتقال اطلاعات، تحت کنترل مستقیم CPU است و CPU در یک حلقه از برنامه باقی می ماند تا واحد I/O مشخص کند که برای انتقال آماده است؟

۱. I/O بطریقه وقفه
۲. I/O برنامه نویسی شده

۳. DMA
۴. I/O بطریقه وقفه و DMA

۲۲- کدام مورد جزء رشته اعمال آغازین هر روال سرویس وقفه برای کنترل سخت افزار وقفه نمی باشد؟

۱. پاک کردن بیت وضعیت وقفه IST

۲. ذخیره کردن محتوای ثبات های پردازنده

۳. یک کردن بیت های سطح پایین تر ثبات پوشش

۴. یک کردن بیت فعال ساز وقفه IEN

۲۳- کدام یک از اعمال زیر در کانال I/O IBM 370 به کانال اطلاع می دهد تا کلمه وضعیت خود را به مکان ۶۴ حافظه منتقل کند؟

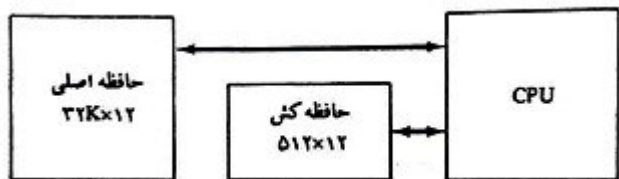
۱. درک

۲. خواندن

۳. نوشتن

۴. کنترل

۲۴- شکل زیر مربوط به کدام مدل نگاشت در حافظه است؟



۱. نگاشت مستقیم

۲. نگاشت غیرمستقیم

۳. نگاشت تداعیگر

۴. نگاشت انطباقی

۲۵- کدامیک از گزینه های زیر جزء اجزای اصلی یک واحد سخت افزاری مدیریت حافظه نمی باشد؟

۱. امکانتی برای جابجایی دینامیک در حافظه که ارجاع های منطقی حافظه را به آدرس های فیزیکی حافظه تبدیل کند.

۲. امکان برای استفاده مشترک کاربران مختلف از برنامه های ذخیره شده در حافظه.

۳. ارزیابی نگاشت های انجام شده در حافظه.

۴. حفاظت اطلاعات در مقابل دستیار www.nashr-estekhdam.ir

1	ب
2	ب
3	ج
4	ج
5	د
6	الف
7	ب
8	ج
9	ج
10	ب
11	ب
12	الف
13	ب
14	د
15	ج
16	د
17	الف
18	ب
19	ج
20	د
21	ب
22	ج
23	الف
24	ج

۱- به ترتیب برای عملیات متمم سازی انتخابی، نشاندن (یک کردن) انتخابی و عمل پوشش (ماسک) از چه عملگر منطقی می توان استفاده کرد؟ (گزینه ها به ترتیب از راست به چپ)

۱. OR /XOR / AND ۲. AND /OR/XOR ۳. AND /XOR/OR ۴. NOT /OR/AND

۲- اگر مقدار اولیه ثبات AC برابر با 10111011 باشد پس از ۲ شیفت به راست حسابی، کدام گزینه مقدار AC را بیان می کند؟

۱. 10101111 ۲. 11011100 ۳. 11101110 ۴. 11110001

۳- با توجه به شکل گذرگاه مشترک موجود در پیوست، هر یک از عبارات انتقال ثبات زیر به ترتیب در چند سیکل اجرا می شوند؟

- 1) $AC \leftarrow AR+AC$
- 2) $AR \leftarrow PC$
- 3) $DR \leftarrow DR+AC$

۱. دستور اول ۲ سیکل - دستور دوم ۱ سیکل - دستور سوم ۲ سیکل

۲. دستور اول ۱ سیکل - دستور دوم ۱ سیکل - دستور سوم ۲ سیکل

۳. دستور اول ۲ سیکل - دستور دوم ۱ سیکل - دستور سوم ۱ سیکل

۴. دستور اول ۲ سیکل - دستور دوم ۲ سیکل - دستور سوم ۲ سیکل

۴- با توجه به دستورات جدول زیر، برای به دست آوردن عملوند چند مراجعه به حافظه صورت می گیرد؟

آدرس	دستورالعمل	بیت غیر مستقیم
200	ADD	1
201	SUB	0

۱. دستور اول 1 مراجعه - دستور دوم 1 مراجعه

۲. دستور اول 1 مراجعه - دستور دوم 2 مراجعه

۳. دستور اول 2 مراجعه - دستور دوم 1 مراجعه

۴. دستور اول صفر مراجعه - دستور دوم 2 مراجعه

۵- محتوای ثبات AR پس از اجرای عملیات زیر با مقادیر اولیه داده شده چیست؟

AR=11101010

BR=10111000

CR=00000110

AR \leftarrow BR + CR;

AR \leftarrow CR \wedge AR;

۰۰۰۰۰۱۱۰ .۴

۰۰۰۰۱۱۱۱ .۳

۰۰۰۱۱۰۰۱ .۲

۱۰۰۱۱۰۰۰ .۱

۶- کامپیوتری از حافظه ای با اندازه 1024 کلمه 32 بیتی استفاده می کند. دستورالعملها در این کامپیوتر از بخشهای کد عملیات، آدرس حافظه و کد ثبات برای تعیین یکی از 128 ثبات تشکیل شده است که 4 روش آدرس دهی مختلف را داراست. اگر هر دستورالعمل در این کامپیوتر به فرم شکل زیر باشد، چند عملیات مختلف را می تواند انجام دهد؟

آدرس	ثبات 2	ثبات 1	کد عملیات	روش آدرس دهی
------	--------	--------	-----------	--------------

۰۴ . 256 دستورالعمل

۰۳ . 128 دستورالعمل

۰۲ . 64 دستورالعمل

۰۱ . 32 دستورالعمل

۷- گذرگاه مشترک شکل موجود در پیوست را در نظر بگیرید، اگر تعداد ثبات ها به 27 و اندازه حافظه به 1024 کلمه 32 بیتی، در این صورت کدام گزینه صحیح است؟

۰۲ . اندازه تمامی ثبات ها می بایستی 32 بیتی شود

۰۱ . اندازه ثبات های PC و AC تغییر نمی یابند

۰۴ . خطوط انتخاب باید به 5 تغییر یابد

۰۳ . اندازه ثبات AR بدون تغییر می ماند

۸- اگر مقدار PC در حال حاضر 20 باشد، مقدار آن با توجه به شکل پس از اجرای دستورالعمل مربوطه چه خواهد بود؟ (BSA دستورالعمل انشعاب با ذخیره آدرس می باشد)

آدرس	محتوای خانه حافظه
20	22 BSA 0
21	21
22	135
23	20
.	.
.	.
135	33
136	45

۴ . 136

۳ . 135

۲ . 22

۱ . 23

۹- در مورد پرچم های ورودی و خروجی (FGI ، FGO) کدام گزینه صحیح می باشد؟

۱. پرچم FGI توسط وسیله ورودی خروجی 1 نمی شود.

۲. پرچم FGO توسط پردازنده قابل تغییر نیست.

۳. هردو پرچم فقط توسط پردازنده تغییر می یابند.

۴. پرچم FGO نشان دهنده آماده بودن وسیله خروجی برای دریافت اطلاعات است.

۱۰- کدام یک از موارد زیر صحیح است؟

۱. میدان توضیحات در هر خط برنامه اسمبلی نباید خالی باشد.

۲. اعمال شیفت منطقی مستلزم این است که ۱ منطقی به یکی از دو انتها افزوده شود.

۳. یکی از اعمال مهم اسمبلر یافتن خطاهای ممکن در برنامه سمبلیک است.

۴. اگر عنوان یک سطر کمتر از پنج کاراکتر در برنامه اسمبلی باشد خطا رخ می دهد.

۱۱- اگر در کامپیوتری قالب نگاشت به صورت **00XXXX0** باشد تعداد کل دستورالعمل ها، حداکثر اندازه حافظه کنترل و حداکثر تعداد دستورالعملهای هر روال زیر برنامه چقدر است؟

۴. 4,256,32

۳. 2,128,16

۲. 4,32,256

۱. 2,16,128

۱۲- فرض کنید برنامه ADD به صورت زیر باشد، در این صورت روتین INDR2 کدام گزینه باید باشد؟

ADD: READ I CALL INDR2

ADD U JMP FETCH

۲. INDR2: DRTAR I JMP NEXT
READ U RET

۱. INDR2: READ U JMP NEXT
DRTAR U RET

۴. INDR2: DRTAR U JMP NEXT
READ U RET

۳. INDR2: READ I JMP NEXT
DRTAR U RET

۱۳- با فرض اینکه یک کامپیوتر به صورت پشته ای عملیات را انجام می دهد، حداقل اندازه پشته برای اجرای دستورالعمل های زیر و نتیجه عملیات چیست؟

PUSH A
PUSH D
MUL
PUSH F
PUSH C
MUL
PUSH E
DIV
SUB

۲. حداقل اندازه ۲ و نتیجه عملیات $A*D/F*C-E$

۱. حداقل اندازه ۳ و نتیجه عملیات $A*D-F*C/E$

۴. حداقل اندازه ۲ و نتیجه عملیات $A*D-F*C/E$

۳. حداقل اندازه ۳ و نتیجه عملیات $A*D/F*C-E$

۱۴- معادل عبارت زیر به روش لهستانی معکوس یا RPN چیست؟

$$\frac{B+C}{E-F}$$

۴. $/+BC-EF$

۳. $BC+/-EF$

۲. $BC+EF/-$

۱. $BC + /EF -$

۱۵- اگر مقادیر AC و DR به ترتیب 00010110 و 00001110 باشند، پس از اجرای عملیات $AC \leftarrow AC + DR$ بیت های وضعیت S، C، Z به ترتیب کدام است؟

۲. $S = 0, C = 0, Z = 1$

۱. $S = 1, C = 1, Z = 1$

۴. $S = 0, C = 0, Z = 0$

۳. $S = 1, C = 1, Z = 0$

۱۶- وضعیت پردازنده در انتهای سیکل اجرا با استفاده از کدام یک از موارد زیر تعیین می گردد؟

مورد اول: محتوای شمارنده برنامه

مورد دوم: محتوای برخی از بیت های وضعیت

مورد سوم: محتوای تمامی ثبات های پردازنده

۴. مورد اول، دوم و سوم

۳. مورد دوم و سوم

۲. مورد اول و سوم

۱. مورد اول و دوم

۱۷- کدامیک جز مشخصه های معماری CISC نمی باشد؟

۲. دستورالعملهای زیاد

۱. ثبات های زیاد پردازنده

۴. دستورات دستکاری عملوندها در حافظه

۳. قالب دستورات با طول متغیر

۱۸- کامپیوتری دارای ۱۰ ثبات عمومی، ۱۰ ثبات محلی، ۶ ثبات مشترک و ۴ دریچه همپوشانی است. کدام گزینه در مورد سائز دریچه و فایل ثبات صحیح است؟

۲. سائز دریچه = ۷۴ و فایل ثبات = ۳۲

۱. سائز دریچه = ۶۰ و فایل ثبات = ۳۰

۴. سائز دریچه = ۳۰ و فایل دریچه = ۶۰

۳. سائز دریچه = ۳۲ و فایل ثبات = ۷۴

۱۹- برای تصحیح مشکل شبه کد زیر بر روی خط لوله سه قطعه ای RISC، پس از کدام دستورالعمل باید NOP (هیچکار) گنجانده شود تا خط لوله به درستی به کار خود ادامه دهد؟

(۱) بار کردن حافظه در R1

(۲) افزایش R2

(۳) جمع R2 با R3

(۴) تفریق R1 از R5

۱. دستورالعمل دوم ۲. دستورالعمل سوم ۳. دستورالعمل چهارم ۴. دستورالعمل اول یا دوم

۲۰- یک ضرب کننده آرایه ای 4 بیت در 4 بیت را با استفاده از چند گیت AND و چند جمع کننده 4 بیتی می توان ساخت؟

۱. 2 / 12 ۲. 3 / 16 ۳. 3 / 12 ۴. 2 / 16

۲۱- برای جمع دو عدد BCD با مقادیر ۶۲۴ و ۸۷۹ به روش جمع موازی BCD، چند جمع کننده BCD نیاز است و بیت نقلی خروجی جمع کننده اول چند می باشد؟

۱. به ۳ جمع کننده BCD و بیت نقلی خروجی اول برابر ۱ است.

۲. به ۳ جمع کننده BCD و بیت نقلی خروجی اول برابر صفر است.

۳. به ۴ جمع کننده BCD و بیت نقلی خروجی اول برابر ۱ است.

۴. به ۴ جمع کننده BCD و بیت نقلی خروجی اول برابر صفر است.

۲۲- برای یک درخواست DMA (سیگنال درخواست گذرگاه) (BR) از سوی به ارسال می شود.

۲. کنترل کننده DMA به CPU

۱. از طرف CPU به کنترل کننده DMA

۴. از CPU به DMA

۳. از حافظه به CPU

۲۳- سه قالب مختلف میدان کنترل در قرارداد مبتنی بر بیت عبارتند از:

۲. انتقال اطلاعات نظارتی، عملیاتی

۱. انتقال اطلاعات، نظارتی، بدون شماره

۴. انتقال اطلاعات، بدون شماره، عملیاتی

۳. نظارتی، بدون شماره، عملیاتی

۲۴- کدام گزینه در مورد ثبات کلید و آرگومان در حافظه تداعیگر صحیح می باشد؟

۱. ثبات آرگومان هرگز تمام یک نمی باشد.

۲. ثبات کلید نتیجه مقایسه را مشخص می کند.

۳. هر بیت در ثبات کلید یک باشد در ثبات آرگومان صفر می شود.

۴. بیت های یک در ثبات کلید، بیت هایی از ثبات آرگومان را که باید مقایسه شوند مشخص می کند.

۲۵- روشی که اغلب پردازنده های RISC برای دستکاری دستورالعمل های انشعاب بکار می گیرند است.

۱. پیش بینی ایستای انشعاب

۲. انشعاب تأخیر داده شده

۳. پیش بینی پویای انشعاب

۴. بکارگیری بافر مقصد، انشعاب
www.nashr-estekhdam.ir

1	ب
2	ج
3	الف
4	ج
5	د
6	ب
7	د
8	الف
9	د
10	ج
11	الف
12	د
13	الف
14	ب
15	د
16	د
17	الف
18	ج
19	الف
20	ب
21	الف
22	ب
23	الف
24	د
25	ب

۱- با ۴ عدد نیم جمع کننده (HA) چه عملیاتی را می توان انجام داد؟ (فرض کنید ورودی ها A و B و خروجی، S باشد و همگی ۴ بیتی باشند.)

۱. $S = A - 1, S = A + 1, S = A$

۲. $S = A \cdot B, S = A + B$

۳. $S = A + 1, S = A$

۴. $S = A + B + 1, S = A + B$

۲- یک کامپیوتر دیجیتال دارای سیستم گذرگاه مشترک برای ۱۶ ثبات ۳۲ بیتی است که با مولتی پلکسر ساخته شده است، در هر مولتی پلکسر چند ورودی انتخاب وجود دارد؟

۱. ۴

۲. ۸

۳. ۱۶

۴. ۳۲

۳- برای تبدیل عدد هشت بیتی از $A = 11011001$ به $A = 11111101$ ، مقدار B و ریزعمل انجام شده چه باید باشد؟

۱. $B = 00000011$ و عمل پوشش یا ماسک

۲. $B = 11111100$ و عمل نشانیدن انتخابی

۳. $B = 11011011$ و عمل متم سازی انتخابی

۴. $B = 11111100$ و عمل پوشش یا ماسک

۴- در یک کامپیوتر پایه با: 16 KB حافظه، 7 عدد دستور حافظه ای با آدرس دهی مستقیم یا غیر مستقیم و ۱۸ عدد دستور ثباتی و ورودی/خروجی، قالب دستورالعمل حداقل چند بیتی است؟

۱. ۱۶

۲. ۱۷

۳. ۱۸

۴. ۲۵

۵- فرض کنید فاز برداشت و دیکد دستورات زیر انجام شده است. با فرض آدرس دهی مستقیم، کدام دستور برای ادامه عملکرد خود نیازی به مراجعه مجدد به حافظه ندارد؟

۱. BUN

۲. ISZ

۳. AND

۴. BSA

۶- در کامپیوتر پایه، مقدار فعلی PC برابر $7FFH$ ، محتویات حافظه در آدرس $7FFH$ برابر $EA9FH$ است. محتویات حافظه در آدرس $A9FH$ هم $0C35H$ و محتویات حافظه در آدرس $C35H$ برابر $FFFFH$ می باشد. اگر ۱۱۰ کد مربوط به ISZ باشد، آنگاه:

۱. پس از اجرای دستورالعمل، محتویات PC برابر $800H$ خواهد بود.

۲. پس از اجرای دستورالعمل، محتویات حافظه در آدرس $A9FH$ برابر $0C36H$ خواهد بود.

۳. اجرای دستورالعمل تنها محتویات PC را تغییر می دهد.

۴. اجرای دستورالعمل محتویات حافظه در آدرس $C35H$ را صفر می کند.

۷- در یک کامپیوتر، دو دسته دستور تعریف شده که در دسته A دستورات دارای یک عملوند و در دسته B، دستورات دارای دو عملوند هستند. یک بیت برای مشخص کردن دستورات A و B از یکدیگر به کار رفته است. اگر تمام دستورات ۱۶ بیتی و تمام عملوندها حافظه ای باشند و تعداد دستورات در دسته B هشت دستور باشد، تعداد دستورات در دسته A چقدر است؟

۴. 8

۳. $2^9 - 1$

۲. 9

۱. 2^9

۸- اگر یک کامپیوتر دارای واحد حافظه با 256 K کلمه 32 بیتی باشد و فرمت دستورات آن یک کلمه ای و به صورت زیر باشد؛ در اینصورت:

I	OPCODE	REGCODE	ADDRESS
---	--------	---------	---------

ا: بیت غیرمستقیم

OPCODE: کد عملوند

REGCODE: 80 رجیستر داخلی کامپیوتر را آدرس دهی می کند.

ADDRESS: آدرس اپراند دستورات عمل حافظه است.

تعداد بیت های فیلدهای فرمت دستورات عمل کامپیوتر فوق کدام است؟

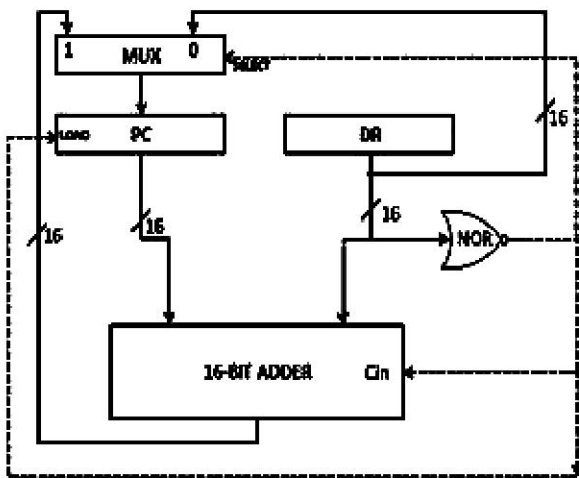
۱. $ADDRESS = 18$, $REGCODE = 7$, $OPCODE = 6$, $I = 1$

۲. $ADDRESS = 18$, $REGCODE = 6$, $OPCODE = 7$, $I = 1$

۳. $ADDRESS = 17$, $REGCODE = 8$, $OPCODE = 6$, $I = 1$

۴. $ADDRESS = 17$, $REGCODE = 3$, $OPCODE = 5$, $I = 1$

۹- با فرض اینکه ثبات های PC و DR شانزده بیتی هستند، وظیفه سخت افزار زیر را با کدام ریز عملیات (micro operation) می توان توصیف کرد.



۱. if $DR \neq 0$ then $PC \leftarrow PC + DR$ else $PC \leftarrow DR$

۲. if $DR = 0$ then $PC \leftarrow PC + 1$ else $PC \leftarrow PC$

۳. if $DR = 0$ then $PC \leftarrow PC + DR$ else $PC \leftarrow DR$

۴. if $DR \neq 0$ then $PC \leftarrow PC + 1$ else $PC \leftarrow PC$

۱۰- کدام گزینه در مورد سازمان کنترل کامپیوتر صحیح است؟

۱. کنترل ریزبرنامه نویسی سرعت بالاتری را ارائه می دهد.

۲. در کنترل ریزبرنامه نویسی بدون تغییر مدارات و سیم بندی می توان عملکرد CPU را تغییر داد.

۳. در کنترل سخت افزاری، تغییر عملکرد CPU به راحتی انجام می شود.

۴. حافظه کنترل جزء اساسی در کنترل سخت افزاری است.

۱۱- اگر در کامپیوتری قالب نگاشت دستورالعمل به صورت 000xx0000 باشد، تعداد کل دستورالعمل ها، حداکثر حافظه کنترل و حداکثر تعداد دستورات هر روال زیربرنامه به ترتیب از راست به چپ چقدر است؟

۴. ۱۶ و ۶۴

۴. ۳ و ۵۱۲ و ۱۶

۲. ۴ و ۶۴ و ۱۶

۱. ۴ و ۵۱۲ و ۱۶

۱۲- یک کد دستور باردهی AC، به طول دو کلمه در آدرس N حافظه بصورت زیر ذخیره شده است. بخش آدرس این دستور M است. آدرس موثر بر اساس روش آدرس دهی نسبی کدام است؟

محتوای حافظه	آدرس
روش آدرس دهی	N
کد عمل برای باردهی AC	N
M - آدرس	N+1
دستور بعدی	N+2
⋮	⋮
P	M
⋮	⋮
X	W
Z	X
⋮	⋮
S	Z

PC
N

XB
W

۴. $N + W + ۲$

۳. $N + M + W$

۲. $N + M + ۲$

۱. $N + M + ۱$

۱۳- پس از تفریق دو عدد علامتدار A و B به صورت $A - B$ ، بیت های وضعیت به صورت (

$Z = 0 \quad C = 1 \quad V = 0 \quad S = 1$) است. چه نتیجه ای می توان گرفت؟

۲. $A > B$

۱. $A < B$

۴. یکی از دو عدد A یا B منفی اند.

۳. $A \geq B$

۱۴- در ضرب دو عدد $(10010) \times (11001)$ با استفاده از روش ضرب بوت، پس از سه مرحله، مقدار موجود در (AC.QR) چقدر است؟ (فرض کنید $n = 5$ باشد و مضروب (11001) در BR و مضروب فیه (10010) در QR قرار داشته باشد).

۴. 0000111010

۳. 0001110100

۲. 111001010

۱. 0111001010

۱۵- روی یک خط با نرخ 1800 Baud، با هر یک از روش های زیر به ترتیب چند کاراکتر در هر ثانیه ارسال می شود؟ (کد کاراکترها را ۸ بیتی فرض کنید).

روش اول: ارسال سری همگام (همزمان)

روش دوم: ارسال سری غیرهمگام (با دو بیت توقف)

روش سوم: ارسال سری غیرهمگام (با یک بیت توقف)

۴. 200,180 , 200

۳. 200,180 , 225

۲. 164,150 , 200

۱. 180,164 , 225

۱۶- هنگام ارتباط با وسایل ورودی/خروجی، مزیت اصلی استفاده از انتقال داده به کمک وقفه در برابر انتقال تحت کنترل برنامه بدون استفاده از وقفه چیست؟

۱. امکان سرویس دهی به تعداد بیشتری وسیله I/O

۲. به سخت افزار ساده تری نیاز دارد

۳. امکان ارتباط مستقیم وسیله I/O با حافظه بدون گرفتن وقت CPU

۴. امکان استفاده بیشتر از توانایی های CPU

۱۷- با فرض داشتن یک ماشین پشته ای (stack machine)، مشخص کنید دستورات زیر کدام عبارت را اجرا می کند؟

PUSH A
PUSH B
MUL
PUSH C
SUB
PUSH D
DIV
PUSH C
PUSH E
DIV
PUSH A
ADD
PUSH B
PUSH F
MUL
SUB
ADD
POP X

$$1. \quad X = (A * B / D - C) + (C + A - B * F / E)$$

$$2. \quad X = (A / D * B - C) + (A - B * F * C / E)$$

$$3. \quad X = (A * B / C - D + A - B * F * C / E)$$

$$4. \quad X = (A * B - C) / D + (C / E + A - B * F)$$

۱۸- یک ضرب سه بیتی در سه بیتی را با کدام عناصر زیر می توان انجام داد؟

۱. ۹ گیت AND و ۲ تمام جمع کننده (Full Adder)

۲. ۶ گیت AND و ۲ تمام جمع کننده (Full Adder)

۳. ۹ گیت AND و ۳ تمام جمع کننده (Full Adder)

۴. ۶ گیت AND و ۳ تمام جمع کننده (Full Adder)

۱۹- کدام یک جزء وقفه های داخلی نمی باشد؟

۱. تقسیم بر صفر در یک کد عملیاتی نا معتبر
۲. اعلام پر شدن بافر صفحه کلید
۳. ورود غیر قانونی به نرم افزارهای محافظت شده
۴. سرریز شدن پشته

۲۰- در روش وقفه اولویت دار موازی، برای فلیپ فلاپ IST کدام گزینه صحیح است؟

۱. این فلیپ فلاپ تواناساز وقفه است.
۲. نتیجه INTACK را حفظ می کند.
۳. بیت شماره صفر آدرس بردار VAD را نگهداری می کند.
۴. این فلیپ فلاپ وقتی یک وقفه پوشش نیافته رخ دهد، ۱ می گردد.

۲۱- یک سیستم غیر خط لوله ای برای پردازش یک تکلیف 50 ns زمان نیاز دارد. همان تکلیف در یک خط لوله شش قطعه ای به یک سیکل ساعت 10 نانو ثانیه ای نیازمند است. نسبت افزایش سرعت خط لوله برای 100 تکلیف و حداکثر تسریع قابل دسترسی (به ترتیب از راست به چپ) کدام است؟

۱. 4.75 , 4.75 ۲. 5 , 4.75 ۳. 0.2 , 5 ۴. 5 , 5

۲۲- در یک پردازنده RISC که از انشعاب با تاخیر استفاده می کند، یک خط لوله سه قسمتی با کارکرد تعریفی زیر برای اجرای قطعه کد زیر استفاده شده است. واکشی دستورالعمل واقع در آدرس X بدون جابجایی و با جابجایی دستورالعمل ها به ترتیب در کدام پالس ساعت انجام می شود؟

قطعه A: واکشی دستورالعمل

قطعه B: عملیات ALU

قطعه E: اجرای دستورالعمل

1	LOAD	R1	;R1= M[address 1]
2	INC	R2	
3	ADD	R4,R3	;R4= R3+R4
4	BRANCH	X	
5	SUB	R6,R5	;R6= R6 !! R5

.

.

.

X: INC R7

۲۳- برای داشتن حافظه 4096 بایتی، از تعدادی مدار مجتمع حافظه RAM با ظرفیت 8×64 استفاده می شود. چه تعداد خط آدرس برای تمامی مدارهای مجتمع RAM، مشترک خواهد بود؟

۶ .۴

۷ .۳

۹ .۲

۱۱ .۱

۲۴- اگر در زمان قرار گرفتن یک کلمه در حافظه کش، عملیات بهنگام سازی چندین بار رخ دهد، کدامیک از روش های زیر برای نوشتن در حافظه کش، مناسب است؟

۲ . روش پس نویسی (Write-Back)

۱ . روش کامل نویسی (Write-Through)

۴ . روش ترمیم خطا (Error Recovery)

۳ . روش پیش نویسی (Write-Front)

۲۵- در صورتی که حافظه فیزیکی $12 \times 32 \text{ K}$ ، اندازه حافظه Cashe برابر با 512 باشد و سیستم از نگاشت تداعیگر استفاده کند، طول هر کلمه حافظه Cashe چقدر است؟

۱۵ .۴

۳۲ .۱

ج	1
الف	2
ب	3
ج	4
الف	5
د	6
الف	7
الف	8
ب	9
ب	10
ج	11
ب	12
الف	13
ب	14
ج	15
د	16
د	17
الف	18
ب	19
د	20
ب	21
د	22
د	23
ب	24

۱- برای ساخت یک گذرگاه مشترک که تعداد ۱۶ ثبات ۸ بیتی را به هم وصل کند، حداقل سخت افزار لازم کدام است؟

۲. ۸ عدد MUX با ۴ خط انتخاب

۱. ۱۶ عدد MUX با ۳ خط انتخاب

۴. ۸ عدد MUX با ۳ خط انتخاب

۳. ۱۶ عدد MUX با ۴ خط انتخاب

۲- برای تبدیل عدد هشت بیتی از $A=11011001$ به $A=11111101$ مقدار **B** و ریز عمل انجام شده چه باید کرد؟

۲. $B=11111101$ و عمل نشان دادن انتخابی

۱. $B=11011011$ و عمل متمم سازی انتخابی

۴. $B=11111101$ و عمل پوشش یا ماسک

۳. $B=00000011$ و عمل پوشش یا ماسک

۳- نتیجه شیفت حسابی به چپ و راست عدد 10110110 به ترتیب کدام است؟

۲. 11011011 و 11101100

۱. 01011011 و 01101100

۴. سرریزی و 11011011

۳. سرریز و سرریز

۴- در شکل مقابل در صورتی که $PC=100$ باشد و دستور **BSA** را بخوانیم، با توجه به ریز دستورات مربوط به **BSA**،

محتویات حافظه در قسمت های **A, B** کدام است؟

100	0	BSA 200
101	next instruction	
200	A	
201	Subroutine	
	B	

۲. $B=1$ $BUN=200$ $A=101$

۱. $B=0$ $BUN=201$ $A=100$

۴. $B=1$ $BUN=100$ $A=100$

۳. $B=0$ $BUN=200$ $A=101$

۵- کامپیوتر پایه دارای ۱۲ ثبات و یک واحد حافظه اصلی با کلمات ۱۶ بیتی است. آخرین آدرس حافظه 7FF است. (به ترتیب از چپ به راست) تعداد بیت های انتخاب گذرگاه، ثبات PC، ثبات AR، ثبات DR و ثبات AC از چپ به راست کدام مورد است؟

۱. 4,11,11,16,16 ۲. 3,11,12,16,16 ۳. 4,10,10,16,16 ۴. 4,16,16,11,12

۶- کدام مجموعه از ریزعمل ها عملکرد دستور BSA را به درستی نشان می دهد؟

۱. $D5T4: M[AR] \leftarrow PC, AR \leftarrow AR + 1$

$D5T5: PC \leftarrow AR, SC \leftarrow 0;$

۲. $D5T4: M[AR] \leftarrow PC, PC \leftarrow AR + 1$

$D5T5: AR \leftarrow PC, SC \leftarrow 0$

۳. $D5T4: M[AR] \leftarrow PC, PC \leftarrow AR + 1$

$D5T5: AR \leftarrow AR + 1, SC \leftarrow 0;$

۴. $D5T4: M[AR] \leftarrow PC, PC \leftarrow PC + 1$

$D5T5: AR \leftarrow PC, SC \leftarrow 0;$

۷- بر اساس ساختار کامپیوتر پایه، کدامیک از عملیات زیر تعداد پالس بیشتری نیاز دارد؟

۲. $AC = AC + M[AR]$

۱. $M[AR] = AR + M[AR]$

۴. $DR = M[AR]$

۳. $M[AR] = AC + DR$

۸- عملکرد ریزبرنامه زیر کدامست؟

ORG 40

AC ← DR, DR ← AC U JMP NEXT

CLRAC U JMP NEXT

INCAC U JMP NEXT

AC ← DR, DR ← AC U JMP NEXT

ADD U JMP FECTH

۲. $AC = 1$ یعنی SET AC

۱. $AC = AC - 1$ یعنی DECAC

۴. $AC = AC + 1$ یعنی INCAC

۳. $AC = AC - DR$ یعنی SUBDR

۹- اگر الگوی نگاشت به صورت "000xxxxx0" باشد، حافظه کنترل حداکثر شامل چند روال دستورالعمل و هر روال حداکثر ظرفیت چند ریز دستورالعمل را دارد؟

۱. ۳۲ روال و هر روال حداکثر ۸ ریز دستورالعمل
۲. ۳۲ روال و هر روال حداکثر ۲ ریز دستورالعمل
۳. ۸ روال و هر روال حداکثر ۳۲ ریز دستورالعمل
۴. ۶۴ روال و هر روال حداکثر ۸ ریز دستورالعمل

۱۰- در یک کامپیوتر نوعی، ۱۶ ثبات ۳۲ بیتی، یک ALU با ۳۲ عمل و یک شیفت دهنده با ۸ عمل شیفت، به گذرگاه متصل هستند. با توجه به اینکه هر کلمه کنترلی حداکثر ۳ ریز عمل را می تواند نشان دهد، کلمه کنترلی واحد کنترلی چند بیتی است؟

۱. ۱۲ بیت
۲. ۲۰ بیت
۳. ۵۶ بیت
۴. ۳۲ بیت

۱۱- دستورات صفر آدرس در کامپیوتری که از حافظه پشته ای استفاده می کند جزو کدامیک از مدهای آدرسی CPU می باشد؟

۱. بلافاصل
۲. ضمنی
۳. نسبی
۴. غیرمستقیم

۱۲- با فرض داشتن یک ماشین پشته ای مشخص کنید دستورات زیر کدام عبارت را اجرا می کند؟

PUSH A
PUSH B
MUL
PUSH C
SUB
PUSH D
DIV

۱. $X = (A * B - C) / D$
۲. $X = (A / B * D - C)$
۳. $X = (A * B / D - C)$
۴. $X = (A * (A / D * B) - C)$

۱۳- قطعه برنامه زیر چه عبارتی را محاسبه می کند؟ (آدرس دهی ها مستقیم فرض شوند).

LDA A

CMA

STA T

LDA B

AND T

CMA

$$AC = A \wedge B \quad ۱. \quad AC = \overline{A} \wedge \overline{B} \quad ۲. \quad AC = A \vee \overline{B} \quad ۳. \quad AC = \overline{A} \vee B \quad ۴.$$

۱۴- کدامیک از گزینه های زیر از ویژگی های کامپیوتر RISC است؟

۱. قالب دستورالعمل با طول متغیر

۲. تعداد زیاد دستورالعمل

۳. اجرای دستورات در سیکل های متعدد

۴. روشهای آدرس دهی نسبتاً کم

۱۵- یک دستور دو کلمه ای در حافظه و در آدرسی که با **W** مشخص شده، ذخیره شده است. میدان آدرس دستور (ذخیره شده در $W+1$) با **Y** معین شده است. عملوند بکار رفته در هنگام اجرای دستور در آدرس **Z** می باشد. برای روش آدرس دهی نسبی و غیر مستقیم به ترتیب از راست به چپ مقدار **Z** عبارت است از:

$$Z=Y, Z= Y+W+2 \quad ۲. \quad Z=M[Y], Z= Y+W+2 \quad ۱.$$

$$Z=M[Y], Z= Y+W+1 \quad ۴. \quad Z=Y, Z= Z= Y+W+1 \quad ۳.$$

۱۶- محتویات بالاترین مکان حافظه یک پشته TOS برابر ۵۳۲۰ است. محتوای اشاره گر پشته SP برابر ۳۵۶۰ است. یک دستور فراخوانی روال دو کلمه ای در آدرس ۱۱۲۰ حافظه قرار دارد و در آدرس ۱۱۲۱ هم میدان آدرس آن یعنی ۶۷۲۰ ذخیره شده است. محتوای PC، SP و بالاترین مکان پشته TOS بعد از اجرای دستور فراخوانی چیست؟

$$PC=1120, SP=3560, TOS= 5320 \quad ۲. \quad PC=6720, SP=3559, TOS= 1122 \quad ۱.$$

$$PC=6720, SP=3560, TOS= 1122 \quad ۴. \quad PC=6720, SP=3560, TOS= 5320 \quad ۳.$$

۱۷- سخت افزاری قادر به جمع اعداد ۸ بیتی با علام و بدون علامت است و پرچم های نقلی (C)، علامت (S) و سرریز (V) را تولید می کند. اگر دو عدد بدون علام زیر را با هم جمع کنیم، کدام گزینه محتویات صحیح پرچم ها را نشان می دهد.

عدد اول = 11010101

عدد دوم = 10011111

VSC=011 .۲

VSC=001 .۱

VSC=111 .۴

VSC=101 .۳

۱۸- یک واحد محاسباتی لوله ای دارای ۵ قسمت با زمان های اجرای ۲۸، ۲۳، ۳۹، ۳۶ و ۶۴ نانو ثانیه است. اگر از ثبات های با تاخیر یک نانو ثانیه بین قسمت های مختلف خط لوله استفاده شده باشد، حداکثر تسریع این واحد محاسباتی نسبت به تاخیر غیر لوله ای برای یک برنامه با تعداد دستورات زیاد چقدر است؟

۷۵/۳ .۴

۹۲/۲ .۳

۴ .۲

۵/۳ .۱

۱۹- می خواهیم محتویات دو ثبات ده بیتی A و B (در شیوه مکمل ۲) را به روش booth در هم ضرب کنیم. کدام عبارت صحیح است. B=1010101000, A=1100101101

۲. حداقل ۳ عمل جمع انجام می شود.

۱. حداقل ۶ عمل جمع انجام می شود.

۴. حداقل ۶ عمل تفریق انجام می شود.

۳. حداکثر ۶ عمل تفریق انجام می شود.

۲۰- کدام عبارت در مورد روش های I/O صحیح نمی باشد؟

۱. روش memory mapped سریع ترین روش انجام عملیات I/O است.

۲. در روش Interrupt I/O انجام عملیات I/O با رسیدن سیگنال وقفه آغاز می شود.

۳. در روش DMA داده ها می توانند بین دستگاه I/O و حافظه، بین دو بانک حافظه، بین دو دستگاه I/O تبادل شوند.

۴. روش programmed I/O به دلیل مشغول کردن پردازنده اصلی برای بررسی آمادگی دستگاه I/O، کارایی سیستم را پایین می آورد.

۲۱- در مورد سیگنال تقاضای گذرگاه (BR) در DMA کدام گزینه صحیح است؟

۱. بوسیله DMA برای تقاضای وقفه از CPU بکار می رود تا CPU کنترل گذرگاهها را رها نماید.
۲. بوسیله CPU برای تقاضای گرفتن کنترل گذرگاهها از DMA بکار می رود.
۳. DMA بوسیله این سیگنال اعلام می کند که CPU می تواند کنترل گذرگاهها را برعهده بگیرد.
۴. CPU بوسیله این سیگنال به DMA اجازه استفاده از گذرگاهها را می دهد.

۲۲- یک سیستم شامل یک CPU، یک حافظه اصلی و یک حافظه کش است. زمان دستیابی به حافظه اصلی ۱۰۰ نانو ثانیه و زمان دستیابی به کش ۱۰ نانو ثانیه می باشد. اگر اطلاعات مورد درخواست در ۸۰٪ مواقع در کش باشد، متوسط زمان دستیابی بر حسب نانوثانیه چقدر است؟

۱. ۳۰
۲. ۲۸
۳. ۸۰
۴. ۸۲

۲۳- در یک حافظه نهان با نگاشت مستقیم، دارای ظرفیت ۲۰۴۸ کلمه، با بلاک های ۸ تایی و نشانه های ۶ بیتی، اگر ظرفیت حافظه اصلی 16*128K باشد، طول میدان شاخص چقدر است؟

۱. ۸ بیت
۲. ۱۰ بیت
۳. ۱۱ بیت
۴. ۳ بیت

۲۴- یک پردازنده دارای n خط آدرس و l خط داده است. فقط یک تراشه حافظه با m خط آدرس و l خط داده را مستقیماً به پردازنده وصل کرده ایم ($n > m$). هر کلمه l بیتی از این تراشه با چند آدرس قابل دسترسی است؟

۱. 2^{n-m}
۲. 2^n
۳. 2^{n-m-1}
۴. قابل محاسبه نیست.

۲۵- اگر یک خط لوله سه قسمتی با کارکرد تعریفی زیر برای اجرای برنامه زیر استفاده شود، اجرای دستور به صورت عادی و با جابجایی دستورالعملها، به ترتیب به چند پالس ساعت نیاز دارد؟

قطعه A: واکنشی دستورالعمل

قطعه B: عملیات ALU

قطعه E: اجرای دستورالعمل

1 LOAD R1 ;R1= M[address 1]

2 INC R2

3 ADD R4,R3 ;R4= R3+R4

4 BRANCH X

5 SUB R6,R5 ;R6= R6 - R5

.

.

.

X: INC R7

١	د
٢	ب
٣	د
٤	ب
٥	الف
٦	الف
٧	الف
٨	د
٩	ب
١٠	ب
١١	ب
١٢	الف
١٣	ج
١٤	د
١٥	الف
١٦	الف
١٧	ج
١٨	ج
١٩	ب
٢٠	الف
٢١	الف
٢٢	ب
٢٣	ج
٢٤	الف